

BACKLIGHT ASSEMBLY AND LIQUID CRYSTAL DISPLAY DEVICE HAVING BACKLIGHT ASSEMBLY

Publication number: KR20020061834

Publication date: 2002-07-25

Inventor: SHIN JUNG HYEOK (KR)

Applicant: SAMSUNG ELECTRONICS CO LTD (KR)

Classification:

- international: G02F1/13357; F21S4/00; F21S8/04; F21V8/00; G02F1/133; G09F9/00; H05B41/24; F21Y103/00; G02F1/13; F21S4/00; F21S8/04; F21V8/00; G09F9/00; H05B41/24; (IPC1-7): G02F1/13357

- European: H05B41/24P

Application number: KR20010002889 20010118

Priority number(s): KR20010002889 20010118

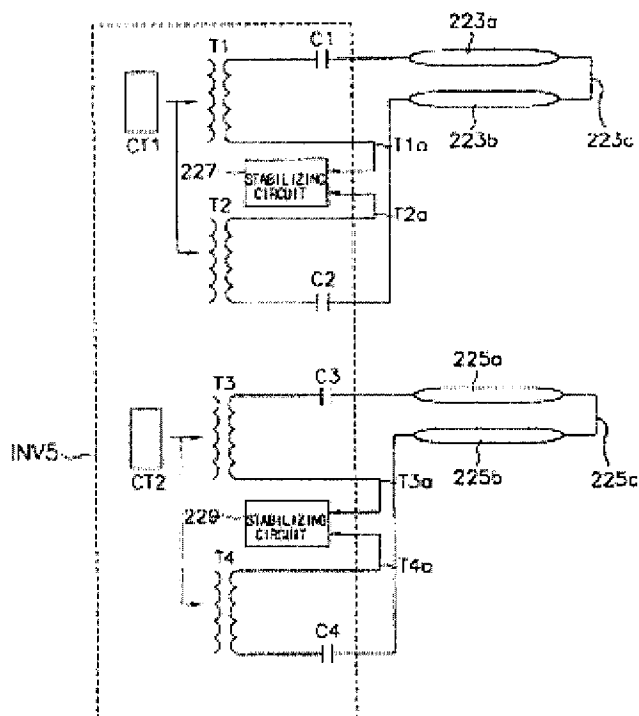
Also published as:

US6661181 (B2)
US2002130628 (A1)
JP2002231034 (A)
CN1243274C (C)

[Report a data error here](#)

Abstract of KR20020061834

PURPOSE: A backlight assembly and a liquid crystal display device having the backlight assembly are provided to minimize the size of a liquid crystal display device by improving the connecting structure of a wire and to reduce production cost of a backlight assembly and a liquid crystal display device. **CONSTITUTION:** A backlight assembly includes a light emitting unit consisting of plural lamps(223a,223b) and for emitting light and a light control unit(CT1) for improving the brightness of the light emitted from the light emitting unit. The lamps have two electrodes. The electrodes include an electrode directly connected to the electrode of at least one adjacent lamp. An electrode for receiving a driving signal is selectively prepared. A display unit placed on the upper face of the light control unit displays an image by using the light emitted from the light emitting unit. According to the simplified wiring structure, the size of the backlight assembly and a liquid crystal display device is reduced.



Data supplied from the esp@cenet database - Worldwide

특2002-0061834

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl.⁷
G02F 1/13357(11) 공개번호 특2002-0061834
(43) 공개일자 2002년07월25일

(21) 출원번호	10-2001-0002689
(22) 출원일자	2001년01월18일
(71) 출원인	삼성전자 주식회사
(72) 발명자	경기 수원시 팔달구 매탄3동 416 신중혁
(74) 대리인	경기도수원시팔달구우만동29번지주공아파트205동305호 박영우

발명명칭

(54) 백라이트 어셈블리 및 이를 갖는 액정 표시 장치

요약

액정 표시 장치의 백라이트용 광원을 제공하는 램프의 전극선의 연결 구조를 개선하여 액정 표시 장치의 크기를 최소화하고, 그 제조 비용을 절감할 수 있는 백라이트 어셈블리 및 이를 갖는 액정 표시 장치가 개시된다. 액정 표시 장치는 복수의 램프로 구성되어 광을 발생하기 위한 발광부 및 상기 발광부로부터 제공되는 광을 가이드하기 위한 광조절부를 갖는 백라이트 어셈블리와 상기 광조절부의 상면에 위치하고 상기 광조절부를 통해 상기 발광부로부터의 상기 광을 제공받아 영상을 디스플레이하기 위한 디스플레이 유닛을 구비한다. 또한, 상기 백라이트 어셈블리는 직류성분의 외부 전원을 교류성분으로 변환하여 상기 서로 다른 위상을 갖는 제1 및 제2 구동신호를 상기 발광부로 제공하기 위한 구동부를 더 구비한다. 상기 복수의 램프 각각은 두 개의 전극을 갖고, 상기 두 개의 전극은 적어도 하나의 인접한 램프의 전극과 직접 연결되는 전극을 포함하며, 외부로부터 제공되는 구동신호를 입력받는 전극을 선택적으로 구비한다. 따라서, 상기 백라이트 어셈블리에 채용되는 복수의 램프들의 전극선의 배선 구조가 단순화되어서 백라이트 어셈블리 및 액정 표시 장치의 크기를 감소시킬 수 있을 뿐만 아니라 그 제조 원가를 절감할 수 있다.

도면

도 1

도 2

도 3의 구성을 설명

- 도 1은 종래의 액정 표시 장치를 개략적으로 나타낸 분해 사시도;
 도 2는 도 1에 도시된 백라이트 어셈블리의 램프와 램프를 구동하기 위한 인버터 모듈의 구성을 보다 구체적으로 나타낸 회로도;
 도 3은 도 1에 도시된 백라이트 어셈블리의 램프와 인버터 모듈의 구성의 다른 예를 나타낸 회로도;
 도 4는 도 1에 도시된 백라이트 어셈블리의 램프와 인버터 모듈의 구성의 또다른 예를 나타낸 회로도;
 도 5a 및 도 5b는 직하형 액정 표시 장치의 램프와 인버터 모듈의 구성을 나타낸 도면;
 도 6은 본 발명의 바람직한 실시예에 따른 액정 표시 장치의 분해 사시도를 나타낸 도면;
 도 7은 도 6에 도시된 도광판 및 램프 유닛의 단면 구조를 나타낸 단면도;
 도 8은 도 6에 도시된 백라이트 어셈블리의 램프와 이를 구동하기 위한 인버터 모듈의 구성의 제1 실시예를 나타낸 회로도;
 도 9는 도 8에 도시된 제1 실시예의 램프와 인버터 모듈의 구성을 보다 구체적으로 나타낸 회로도;
 도 10은 도 8에 도시된 제1 실시예의 램프의 양단의 전위차를 설명하기 위한 그래프;
 도 11은 도 6에 도시된 백라이트 어셈블리의 램프와 이를 구동하기 위한 인버터 모듈의 구성의 제2 실시예를 나타낸 회로도;
 도 12는 도 11에 도시된 제2 실시예의 각 램프에 인가되는 구동신호의 위상차를 나타낸 도면;
 도 13은 도 6에 도시된 백라이트 어셈블리의 램프와 이를 구동하기 위한 인버터 모듈의 구성의 제3 실시예를 나타낸 회로도;
 도 14는 도 13에 도시된 제3 실시예의 각 램프에 인가되는 구동신호의 위상차를 나타낸 도면;

도 15는 도 6에 도시된 도광판 및 램프 유닛의 단면 구조의 다른예를 나타낸 단면도;
 도 16은 도 6에 도시된 백라이트 어셈블리의 램프와 미를 구동하기 위한 인버터 모듈 구성의 제4 실시예를 나타낸 도면;
 도 17은 도 6에 도시된 백라이트 어셈블리의 램프와 미를 구동하기 위한 인버터 모듈 구성의 제5 실시예를 나타낸 도면;
 도 18은 도 17에 도시된 제5 실시예의 램프와 인버터 모듈의 구성을 보다 구체적으로 나타낸 회로도;
 도 19는 도 17에 도시된 제5 실시예의 램프와 인버터 모듈의 구성의 변형예를 나타낸 도면;
 도 20은 도 6에 도시된 백라이트 어셈블리의 램프와 미를 구동하기 위한 인버터 모듈 구성의 제6 실시예를 나타낸 도면;
 도 21은 도 20에 도시된 제6 실시예의 램프와 인버터 모듈의 구성을 보다 구체적으로 나타낸 회로도;
 도 22는 본 발명의 바람직한 실시예에 따른 직하형 액정 표시 장치의 램프 유닛의 단면 구조를 나타낸 단면도;
 도 23은 도 22에 도시된 램프와 미를 구동하기 위한 인버터 모듈의 구성을 나타낸 도면;
 도 24는 도 23에 도시된 각 램프에 인가되는 구동신호의 위상차를 나타낸 도면; 및
 도 25는 도 18에 도시된 램프와 미를 구동하기 위한 인버터 모듈의 구성의 다른 예를 나타낸 도면.

<도면의 주요 부분에 대한 부호의 설명>

210 : 디스플레이 유닛
 220 : 백라이트 어셈블리
 227 : 안정화 회로
 310 : 프론트 케이스
 320 : 리어 케이스
 400 : 월드 프레임

2002년 12월 10일

본 발명의 목적

본 발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 좀 더 구체적으로는, 액정 표시 장치의 백라이트용 광원을 제공하는 램프의 전극선의 연결 구조를 개선하여 액정 표시 장치의 크기를 최소화하고, 그 제조 비용을 절감할 수 있는 백라이트 어셈블리 및 이를 갖는 액정 표시 장치에 관한 것이다.

최근 들어 정보 처리 기기는 다양한 형태, 다양한 기능, 더욱 빨라진 정보 처리 속도를 갖도록 급속하게 발전되고 있다. 이러한 정보처리 장치에서 처리된 정보는 전기적인 신호 형태를 갖는다. 사용자가 정보처리 장치에서 처리된 정보를 육안으로 확인하기 위해서는 인터페이스 역할을 하는 디스플레이 장치를 필요로 한다.

최근에는 대표적인 CRT방식의 디스플레이 장치에 비하여, 경량, 소형이면서, 풀-컬러, 고해상도 구현등과 같은 기능을 갖는 액정 표시 장치의 개발이 이루어졌다. 그 결과, 액정 표시 장치는 대표적인 정보처리장치인 컴퓨터의 모니터, 가정용 벽걸이 텔레비전, 기타 정보 처리 장치의 디스플레이 장치로서 널리 사용되게 되었다.

액정 표시 장치는 액정의 특정한 분자배열에 전압을 인가하여 다른 분자배열로 변환시키고, 이러한 분자배열에 의해 발광하는 액정셀의 복굴절성, 선광성, 2색성 및 광산란특성 등의 광학적 성질의 변화를 시각 변화로 변환하는 것으로, 액정셀에 의한 빛의 변조를 이용한 디스플레이이다.

액정 표시 장치는 크게 TN(Twisted Nematic) 방식과 STN(Super-Twisted Nematic)방식으로 나뉘고, 구동방식의 차이로 스위칭 소자 및 TN액정을 이용한 액티브 매트릭스(Active matrix)표시방식과 STN 액정을 이용한 패시브 매트릭스(passive matrix)표시 방식이 있다.

이 두 방식의 큰 차이점은 액티브 매트릭스 표시 방식은 TFT-LCD에 사용되며, 이것은 TFT를 스위치로 이용하여 LCD를 구동하는 방식이며, 패시브 매트릭스 표시방식은 트랜지스터를 사용하지 않기 때문에 이와 관련한 복잡한 회로를 필요로 하지 않는다.

또한, 광원의 이용방법에 따라, 백라이트를 이용하는 투과형 액정 표시 장치와 외부의 광원을 이용하는 반사형 액정 표시 장치의 두 종류로 분류할 수 있다.

백라이트(back light)를 광원으로 사용하는 투과형 액정표시소자에서는 백라이트에 의해 액정표시소자의 무게와 부피를 증가시키지만, 외부의 광원을 이용하지 않고 독립적으로 디스플레이 기능을 갖기 때문에 널리 사용된다.

도 1은 종래의 액정 표시 장치를 개략적으로 나타낸 분해 사시도이다. 도 2 내지 도 4는 도 1에 도시된 백라이트 어셈블리의 램프와 램프를 구동하기 위한 인버터 모듈의 구성을 보다 구체적으로 나타낸 회로도

이다.

도 1를 참조하면, 액정 표시 장치(900)는 화상신호가 인가되어 화면을 나타내기 위한 액정 표시 모듈(700)과 액정 표시 신호를 수납하기 위한 전면 케이스(810) 및 배면 케이스(820)로 구성되어 있다. 액정 표시 모듈(700)은 화면을 나타내는 액정표시패널을 포함하는 디스플레이 유닛(710)을 포함한다.

디스플레이 유닛(710)은 액정표시패널(712), 데이터측 인쇄회로기판(714), 게이트측 인쇄회로기판(719), 데이터측 테이프 캐리어 패키지(716) 및 게이트측 테이프 캐리어 패키지(718)를 포함한다.

액정 표시 패널(712)은 박막 트랜지스터 기판(712a)과 컬러 필터 기판(712b) 및 액정(도시 안됨)을 포함한다.

박막 트랜지스터 기판(712a)은 매트릭스상의 박막 트랜지스터가 형성되어 있는 투명한 유리기판이다. 상기 박막 트랜지스터들의 소오스 단자에는 데이터 라인이 연결되며, 게이트 단자에는 게이트라인이 연결된다. 또한, 드레인 단자에는 투명한 도전성 재질인 인듐 틴 옥사이드(ITO)로 이루어진 화소전극이 형성된다.

데이터 라인 및 게이트 라인에 전기적 신호를 입력하면 각각의 박막 트랜지스터의 소오스 단자와 게이트 단자에 전기적인 신호가 입력되고, 이를 전기적인 신호의 입력에 따라 박막 트랜지스터는 턴-온 또는 턴-오프되어 드레인 단자로는 화소 형성에 필요한 전기적인 신호가 출력된다.

상기 박막 트랜지스터 기판(712a)에 대항하여 컬러 필터 기판(712b)이 구비되어 있다. 컬러필터 기판(712b)은 광이 통과하면서 소정의 색이 발현되는 색화소인 RGB화소가 박막공정에 의해 형성된 기판이다. 컬러 필터 기판(712b)의 전면에는 ITO로 이루어진 공통전극이 도포되어 있다.

상술한 박막 트랜지스터 기판(712a)의 트랜지스터의 게이트 단자 및 소오스 단자에 전원이 인가되어 박막 트랜지스터가 턴-온되면, 화소 전극과 컬러 필터 기판의 공통 전극 사이에는 전계가 형성된다. 이러한 전계에 의해 박막 트랜지스터 기판(712a)과 컬러 필터 기판(712b) 사이에 주입된 액정의 배열각이 변화되고 변화된 배열각에 따라서 광투과도가 변경되어 원하는 화소를 얻게 된다.

상기 액정표시패널(712)의 액정의 배열각과 액정이 배열되는 시기를 제어하기 위하여 박막 트랜지스터의 게이트 라인과 데이터 라인에 구동신호 및 타이밍 신호를 인가한다. 도시한 바와 같이, 액정표시패널(712)의 소오스측에는 데이터 구동 신호의 인가 시기를 결정하는 연성 회로 기판의 일종인 데이터 테이프 캐리어 패키지(716)가 부착되어 있고, 게이트 측에는 게이트의 구동신호의 인가시기를 결정하기 위한 연성 회로 기판의 일종인 게이트측 테이프 캐리어 패키지(718)가 부착되어 있다.

액정표시패널(712)의 외부로부터 영상신호를 입력받아 게이트 라인과 데이터 라인에 각각 구동신호를 인가하기 위한 데이터측 인쇄회로기판(714) 및 게이트측 인쇄회로기판(719)은 액정표시패널(712)의 데이터 라인측의 데이터 테이프 캐리어 패키지(716) 및 게이트 라인측의 게이트 테이프 캐리어 패키지(718)에 각각 접속된다. 데이터측 인쇄회로기판(714)에는 컴퓨터 등과 같은 외부의 정보처리장치(도시 안됨)로부터 발생한 영상신호를 인가 받아 상기 액정표시패널(712)에 데이터 구동신호를 제공하기 위한 소오스부가 형성되고, 게이트측 인쇄회로기판(719)에는 상기 액정표시패널(712)의 게이트 라인에 게이트 구동신호를 제공하기 위한 게이트부가 형성되어 있다. 즉, 데이터측 인쇄회로기판(714) 및 게이트측 인쇄회로기판(719)은 액정 표시 장치를 구동하기 위한 신호인 게이트 구동신호, 데이터 신호 및 이들 신호들을 적절한 시기에 인가하기 위한 복수의 타이밍신호를 발생시켜서, 게이트 구동신호는 게이트측 테이프 캐리어 패키지(718)를 통하여 액정표시패널(712)의 게이트 라인에 인가하고, 데이터 신호는 데이터 테이프 캐리어 패키지(716)를 통하여 액정표시패널(712)의 데이터 라인에 인가한다.

상기 디스플레이 유닛(710)의 아래에는 상기 디스플레이 유닛(710)에 균일한 광을 제공하기 위한 백라이트 어셈블리(720)가 구비되어 있다. 백라이트 어셈블리(720)는 액정 표시 모듈(700)의 양단에 구비되어 광을 발생시키기 위한 제1 및 제2 램프부(723, 725)를 포함한다. 제1 및 제2 램프부(723, 725)는 각각 제1 및 제2 램프(723a, 723b), 제3 및 제4 램프(725a, 725b)로 구성되고, 제1 및 제2 램프 커버(722a, 722b)에 의해 각각 보호된다.

도광판(724)은 상기 디스플레이 유닛(710)의 액정패널(712)에 대응하는 크기를 갖고 액정패널(712)의 아래에 위치하여 제1 및 제2 램프부(723, 725)에서 발생한 광을 디스플레이 유닛(710)쪽으로 안내하면서 광의 경로를 변경한다. 도 1에 있어서, 도광판(724)은 두께가 균일한 예지형이고, 제1 및 제2 램프부(723, 725)는 광 효율을 높이기 위하여 도광판(724)의 양단에 설치된다. 제1 및 제2 램프부(723, 725)의 램프의 개수는 액정 표시 장치(900)의 전체적인 균형을 고려하여 적절하게 배열될 수 있다.

상기 도광판(724)의 위에는 도광판(724)으로부터 출사되어 액정표시패널(712)로 향하는 광의 휘도를 균일하게 하기 위한 복수개의 광학시트들(726)이 구비되어 있다. 또한, 도광판(724)의 아래에는 도광판(724)으로부터 누설되는 광을 도광판(724)으로 반사시켜 광의 효율을 높이기 위한 반사판(728)이 구비되어 있다.

상기 디스플레이 유닛(710)과 백라이트 어셈블리(720)는 수납 용기인 몰드 프레임(730)에 의해 고정 지지된다. 몰드 프레임(730)은 적색면체의 박스상을 갖고 상면은 개구되어 있다. 또한, 상기 디스플레이 유닛(710)의 데이터측 인쇄 회로 기판(714)과 게이트측 인쇄 회로 기판(719)을 상기 몰드 프레임(730)의 외부로 돌출시키면서 상기 몰드 프레임(730)의 저면부에 고정하면서 디스플레이 유닛(710)이 이탈되는 것을 방지하기 위한 사시(740)가 제공된다. 상기 사시(740)는 액정표시패널(710)을 노출시키기 위해 개구되어 있으며, 측벽부는 내측 수직방향으로 절곡되어 상기 액정표시패널(710)의 상면 주변부를 커버한다.

한편, 도 1에는 도시되지 않았지만, 액정 표시 장치(900)에는 제1 내지 제4 램프(723a, 723b, 725a, 725b)를 구동하기 위하여 도 2에 도시된 바와 같은 제1 인버터(INV1)가 구비된다.

도 2를 참조하면, 제1 인버터(INV1)는 제1 및 제2 트랜스포머(T1, T2), 그리고 제1 및 제2 안정화 회로(723e, 725e)를 갖는다. 제1 트랜스포머(T1)의 2차측의 고전압 레벨의 출력 단자는 제1 및 제2 램프(713a, 723b)의 입력측, 즉 제1 전극에 각각 접속된다. 제1 트랜스포머(T1)의 2차측의 고전압 레벨의 출

력 단자와 제1 및 제2 램프(723a, 723b)의 제1 전극과의 사이에는 제1 및 제2 밸러스트 커패시터(C1, C2: ballast capacitor)가 개재된다. 제1 및 제2 램프(723a, 723b)의 출력측, 즉 제2 전극은 각각 제1 및 제2 리턴 와이어(723c, 723d: return wire, 이하 'RTN'이라함)가 제1 인버터(INV1)내의 제1 안정화 회로(723e)로 길게 연장된다. 제1 및 제2 리턴 와이어(723c, 723d)는 제1 안정화 회로(723e)에 접속되어 피드백 전류를 제공한다. 도 2를 참조하면, 제3 및 제4 램프(725a, 725b)의 제1 전극은 제3 및 제4 밸러스트 커패시터(C3, C4)를 개재하여 제2 트랜스포머(T2)의 2차측의 고전압 레벨의 출력단자와 접속된다. 제3 및 제4 램프(725a, 725b)의 각각의 제2 전극은 상기 제1 인버터(INV1)측으로 연장된 제3 및 제4 리턴 와이어(725c, 725d)를 통해 제1 인버터(INV1)내의 제2 안정화 회로(725e)에 접속되어 피드백 전류를 제공한다.

그러나, 이와 같이 하나의 트랜스포머를 이용하여 복수의 램프를 구동하고, 램프의 전극이 병렬로 연결되면, 하나의 트랜스포머로부터 제공되는 전류는 각 램프로 분리되어 인가된다. 따라서, 각 램프에 인가되는 전류는 램프의 가변부하 성질과 누설 전류의 차이에 의해 하기한 표 1과 같이 전류치를 갖는다. 이러한 전류치는 트랜스포머로부터 제공되는 램프 전류가 낮아질수록 커지게 되고, 결국 램프의 출력력이 낮은 경우에는 일측 램프가 구동되지 않게 되어서 램프 각각의 수명이 달라진다.

[표 1]

(단위: mAmps)

총램프전류	램프 1 전류(723a)	램프 2 전류(723b)	램프 전류치	평균 전류
12.7	6.9	5.8	1.1	6.35
11.2	6.6	4.6	2.0	5.60
9.7	7.5	2.2	5.3	4.85
8.0	7.0	1.0	6.0	4.00
5.8	5.8	0	5.8	2.90
4.0	4.0	0	4.0	2.00

이러한 문제점을 보완하고자 도 3에 도시된 바와 같이, 램프와 트랜스포머를 일대일로 대응시켜 구동하는 방식이 제시되고 있다.

도 3을 참조하면, 제2 인버터(INV2)는 제1 내지 제4 트랜스포머(T1, T2, T3, T4), 그리고 제1 및 제2 안정화 회로(723e, 725e)를 갖는다. 제1 내지 제4 트랜스포머(T1, T2, T3, T4)는 각각 제1 내지 제4 콘트롤러(CT1, CT2, CT3, CT4)에 의해 구동된다. 제1 및 제2 램프(723a, 723b)의 제1 전극은 제1 및 제2 밸러스트 커패시터(C1, C2)를 개재하여 각각 제1 및 제2 트랜스포머(T1, T2)의 2차측의 고전압 레벨의 출력단자와 접속된다. 또한, 제1 및 제2 램프(723a, 723b)의 제2 전극은 각각 제1 및 제2 RTN(723c, 723d)에 의해서 제2 인버터(INV2)의 내부의 제1 안정화 회로(723e)에 직렬 접속된다. 마찬가지로, 제3 및 제4 램프(725a, 725b)의 제1 전극은 제3 및 제4 밸러스트 커패시터(C3, C4)를 개재하여 각각 제3 및 제4 트랜스포머(T3, T4)의 2차측의 고전압 레벨의 출력단자와 접속된다. 또한, 제3 및 제4 램프(725a, 725b)의 제2 전극은 각각 제3 및 제4 RTN(725c, 725d)에 의해서 제2 인버터(INV2)의 내부의 제2 안정화 회로(725e)에 직렬 접속된다. 그러나, 도 3에 도시된 바와 같이, 램프와 트랜스포머를 일대일로 대응시켜서 램프를 구동하면, 인버터의 각 트랜스포머간의 주파수 동기화가 용이하지 않다. 따라서, 램프로부터 발생하는 장이 깜빡거리는 플리커링(flickering)현상이 발생되어 액정표시장치의 백라이트로서 적절한 광원을 얻을 수 없다.

이와 같은 문제점을 해결하고자 도 4에 도시된 바와 같이, 램프와 트랜스포머를 일대일로 대응시키고, 트랜스포머를 쌍으로 결합하여 사용하는 방식이 제안되고 있다.

즉, 도 4를 참조하면, 제3 인버터(INV3)는 제1 내지 제4 트랜스포머(T1, T2, T3, T4), 그리고 제1 및 제2 안정화 회로(723e, 725e)로 구성된다. 제1 및 제2 트랜스포머(T1, T2)의 2차측의 저전압 레벨용 단자, 그리고 제3 및 제4 트랜스포머(T3, T4)의 2차측의 저전압 레벨용 단자는 서로 직접 접속된다. 제1 및 제2 트랜스포머(T1, T2)는 제1 콘트롤러(CT1)에 의해 구동되고, 제3 및 제4 트랜스포머(T3, T4)는 제2 콘트롤러(CT2)에 의해 구동된다.

한편, 제1 램프(723a)의 제1 전극은 제1 밸러스트 커패시터(C1)를 개재하여 제1 트랜스포머(T1)의 고전압 레벨의 출력단자에 접속되고, 제2 램프(723b)의 제1 전극은 제2 밸러스트 커패시터(C2)를 개재하여 제2 트랜스포머(T2)의 고전압 레벨의 출력단자에 접속된다. 제1 및 제2 램프(723a, 723b)의 제2 전극은 각각 제1 및 제2 RTN(723c, 723d)에 의해서 제3 인버터(INV3)의 내부의 제1 안정화 회로(723e)에 직렬 접속된다. 마찬가지로, 제3 램프(725a)의 제1 전극은 제3 밸러스트 커패시터(C3)를 개재하여 제3 트랜스포머(T3)의 고전압 레벨의 출력단자에 접속되고, 제4 램프(725b)의 제1 전극은 제4 밸러스트 커패시터(C4)를 개재하여 제4 트랜스포머(T4)의 고전압 레벨의 출력단자에 접속된다. 제3 및 제4 램프(725a, 725b)의 제2 전극은 각각 제3 및 제4 RTN(725c, 725d)에 의해서 제3 인버터(INV3)의 내부의 제2 안정화 회로(725e)에 직렬 접속된다. 그러나, 이와 같이 트랜스포머를 쌍으로 결합하여 상술한 바와 같은 주파수 동기화의 어려움 및 플리커링 현상의 문제점을 해결하더라도, 여전히 각 램프의 제2 전극은 인버터측으로 길게 연장되는 RTN에 의해서 안정화 회로에 전기적으로 접속된다. 따라서, 램프의 개수가 증가되는 것에 따라서 전가적인 배선의 어려움이 발생할 뿐만 아니라 백라이트 어셈블리의 제조 비용에 상승되는 문제점이 남는다.

도 5a 및 도 5b는 직하형 액정 표시 장치의 램프와 인버터 모듈의 구성을 나타낸 도면이다.

도 5a에 도시된 바와 같이, 직하형 액정 표시 장치는 광원을 제공하는 램프(727)가 반사판(728)을 사이에 두고 몰드 프레임(730)의 바닥면에 배열된다. 또한, 램프(727)가 디스플레이 유닛(710)의 배면에서 광원

을 제공하므로, 도 1에 도시된 예지형 액정 표시 장치와 같이 측면 광원을 디스플레이 유닛(710)측으로 가이드하기 위한 도광판(724)이 사용되지 않는다.

여와 같은 구조적 특징을 반영하여 직하형 액정 표시 장치(900)는 도 5b에 도시된 바와 같이, 다수의 램프들(727a, 727b, 727c, 727d, 727e, 727f, 727g, 727h)을 사용하는 것이 가능하다. 도 5b에 도시된 제4 인버터(INV4)는 도 3 또는 도 4에 도시된 제2 또는 제3 인버터(INV2, INV3)의 구조를 채용한 것으로 다수의 램프들(727a, 727b, 727c, 727d, 727e, 727f, 727g, 727h)의 제1 전극과의 결합 구조는 제2 또는 제3 인버터(INV2, INV3)의 결합구조와 동일하다. 또한, 다수의 램프들(727a, 727b, 727c, 727d, 727e, 727f, 727g, 727h)의 제2 전극은 마찬가지로 각각의 RTN(RTN1, RTN2, RTN3, RTN4, RTN5, RTN6, RTN7, RTN8)에 의해서 제4 인버터(INV4)내부의 안정화 회로(미도시)에 연결된다.

그러나, 도 5에 도시된 직하형 액정 표시 장치에 있어서도, 도 3 또는 도 4에 도시된 구동 방식과 마찬가지로 복수의 램프의 제2 전극이 각각 별도의 RTN를 통해서 인버터의 안정화 회로에 접속된다. 따라서, 램프의 개수의 증가에 대응하여 증가되는 RTN의 개수 만큼 램프부의 크기가 증가된다. 더불어, RTN이 증가되는 만큼 백라이트 어셈블리의 제조 비용이 증가된다.

상술한 문제점을 해결하기 위한 제2의 발명

상술한 문제점을 해결하기 위해 제안된 본 발명은, 액정 표시 장치의 백라이트용 광원을 제공하는 램프의 전극선의 연결 구조를 개선하여 액정 표시 장치의 크기를 최소화하고, 그 제조 비용을 절감할 수 있는 백라이트 어셈블리를 제공하는 데 그 목적이 있다.

본 발명의 다른 목적은, 액정 표시 장치의 백라이트용 광원을 제공하는 램프의 전극선의 연결 구조를 개선하여 액정 표시 장치의 크기를 최소화하고, 그 제조 비용을 절감할 수 있는 백라이트 어셈블리를 갖는 액정 표시 장치를 제공하는 데 있다.

제2의 발명에 따른 본 발명

상술한 목적을 달성하기 위한 본 발명에 따른 백라이트 어셈블리는, 복수의 램프로 구성되어 광을 발생하기 위한 발광부 및 상기 발광부로부터 제공되는 광의 휘도를 향상시키기 위한 광조절부를 포함하고, 상기 복수의 램프 각각은 두 개의 전극을 갖고, 상기 두 개의 전극은 적어도 하나의 인접한 램프의 전극과 직접 연결되는 전극을 포함하며, 외부로부터 제공되는 구동신호를 입력받는 전극을 선택적으로 구비한다.

상술한 목적을 달성하기 위한 본 발명에 따른 액정 표시 장치는, 복수의 램프로 구성되어 광을 발생하기 위한 발광부 및 상기 발광부로부터 제공되는 광의 휘도를 향상시키기 위한 광조절부를 갖는 백라이트 어셈블리, 및 상기 광조절부의 상면에 위치하고 상기 광조절부를 통해 상기 발광부로부터의 상기 광을 제공받아 영상을 디스플레이하기 위한 디스플레이 유닛을 포함하고, 상기 복수의 램프 각각은 두 개의 전극을 갖고, 상기 두 개의 전극은 적어도 하나의 인접한 램프의 전극과 직접 연결되는 전극을 포함하며, 외부로부터 제공되는 구동신호를 입력받는 전극을 선택적으로 구비한다.

이때, 상기 구동신호는 서로 180도의 위상차를 갖는 제1 및 제2 구동신호 또는 360도를 상기 복수의 램프의 개수로 나눈 값 만큼의 위상차를 갖도록 제공되는 N개(N은 2보다 크거나 같은 정수)의 구동신호로 구성된다. 상기 구동신호가 N개의 구동신호로 구성되는 경우, 상기 N개의 구동신호의 각 위상의 합은 0이다.

상기 발광부는 적어도 두 개의 램프를 포함하고, 상기 적어도 두 개의 램프는 서로 직렬 연결되며, 최선단 램프와 최후방 램프의 제1 전극은 각각 상기 제1 및 제2 구동신호를 입력받는다.

상기 백라이트 어셈블리는, 직류성분의 외부 전원을 교류성분으로 변환하여 상기 서로 다른 위상을 갖는 제1 및 제2 구동신호를 발생하기 위한 구동부를 더 포함하고, 복수의 트랜스포머로 구성되는 상기 구동부는 상기 복수의 램프의 전류를 안정화하기 위한 안정화 회로를 더 포함하며, 상기 복수의 트랜스포머 각각의 2차측의 저전압측은 상기 안정화 회로에 연결되어서 상기 복수의 램프의 전류 안정화를 위한 피드백 전류를 상기 안정화 회로로 제공한다.

상기 발광부는 상기 광조절부의 일측 단부 또는 양측 단부에 접하여 위치한다. 상기 발광부가 상기 광조절부의 일측단부에 위치하는 경우, 상기 광조절부는 상기 발광부가 위치한 상기 일측 단부로부터 대향하는 다른 일측 단부로 진행할수록 그 두께가 얇아지는 쐐기형 도광판이 사용된다.

또한, 상기 발광부는 상기 광조절부의 하면에 위치할 수도 있다. 이 경우, 상기 광조절부는 상기 발광부로부터 상기 디스플레이 유닛으로 제공되는 광의 휘도를 균일하게 하기 위한 복수개의 광한시트들로 구성된다.

여와 같은 백라이트 어셈블리 및 액정 표시 장치에 따르면, 상기 램프들의 제1 전극은 상기 구동부를 구성하는 트랜스포머 중에서 대응되는 트랜스포머의 2차측의 고전압 레벨의 출력단자에 각각 접속되며, 상기 램프들의 제2 전극은 전기적으로 서로 직접 접속된다. 또한, 상기 트랜스포머의 2차측의 저전압 레벨의 출력단자는 안정화 회로에 직접적으로 접속되어서, 상기 램프들의 전류 안정화를 위한 피드백 전류를 상기 안정화 회로로 제공한다.

따라서, 상기 램프들의 각각의 제2 전극은 피드백 전류를 상기 안정화 회로에 제공하기 위하여 상기 인버터 모듈의 안정화 회로로 연결될 필요가 없기 때문에 RTN이 전혀 사용되지 않는다. 그러므로, 상기 백라이트 어셈블리에 채용되는 램프들의 전극선의 배선 구조가 단순화되어서 백라이트 어셈블리의 크기를 감소시킬 수 있을 뿐만 아니라 백라이트 어셈블리 및 액정 표시 장치의 제조 원가를 절감할 수 있다.

도 6은 본 발명의 바람직한 실시예에 따른 액정 표시 장치를 개략적으로 도시하기 위한 분해 사시도이다.

도 6을 참조하면, 액정 표시 장치(100)는 화상 신호가 인가되어 화면을 나타내기 위한 액정 표시 모듈(200)과 액정 표시 모듈(200)을 수납하기 위한 프론트 케이스(310) 및 리어 케이스(320)로 구성된 케이스(300)를 포함한다.

액정 표시 모듈(200)은 화면을 나타내는 액정 표시 패널을 포함하는 디스플레이 유닛(210)을 포함한다.

디스플레이 유닛(210)은 액정 표시 패널(212), 데이터측 인쇄 회로 기판(214), 데이터측 테이프 캐리어 패키지(216), 게이트측 인쇄 회로 기판(219) 및 게이트측 테이프 캐리어 패키지(218)를 포함한다.

액정 표시 패널(212)은 박막 트랜지스터 기판(212a)과 컬러 필터 기판(212b) 및 액정(도시 안됨)을 포함한다.

박막 트랜지스터 기판(212a)은 매트릭스상의 박막 트랜지스터가 형성되어 있는 투명한 유리 기판이다. 상기 박막 트랜지스터들의 소오스 단자에는 데이터 라인이 연결되며, 게이트 단자에는 게이트 라인이 연결된다. 또한, 드레인 단자에는 투명한 도전성 재질의 인동 턴 옥사이드(ITO)로 이루어진 화소 전극이 형성된다.

데이터 라인 및 게이트 라인에 전기적 신호를 입력하면 각각의 박막 트랜지스터의 소오스 단자와 게이트 단자에 전기적인 신호가 입력되고, 이들 전기적인 신호의 입력에 따라 박막 트랜지스터는 턴-온 또는 턴-오프되어 드레인 단자로는 화소 형성에 필요한 전기적인 신호가 출력된다.

상기 박막 트랜지스터 기판(212a)에 대항하여 컬러 필터 기판(212b)이 구비되어 있다. 컬러 필터 기판(212b)은 광이 통과하면서 소정의 색이 발현되는 색화소인 RGB화소가 박막 공정에 의해 형성된 기판이다. 컬러 필터 기판(212b)의 전면에는 ITO로 이루어진 공통 전극이 도포되어 있다.

상술한 박막 트랜지스터 기판(212a)의 트랜지스터의 게이트 단자 및 소오스 단자에 전원이 인가되어 박막 트랜지스터가 턴온되면, 화소 전극과 컬러 필터 기판의 공통 전극사이에는 전계가 형성된다. 이러한 전계에 의해 박막 트랜지스터 기판(212a)과 컬러 필터 기판(214b)사이에 주입된 액정의 배열각이 변화되고 변화된 배열각에 따라서 광투과도가 변경되어 원하는 화소를 얻게 된다.

상기 액정 표시 패널(212)의 액정의 배열각과 액정이 배열되는 시기를 제어하기 위하여 박막 트랜지스터의 게이트 라인과 데이터 라인에 구동신호 및 타이밍 신호를 인가한다.

도시한 바와 같이, 액정 표시 패널(212)의 소오스측에는 데이터 구동 신호의 인가 시기를 결정하는 영상 회로 기판의 일종인 데이터 테이프 캐리어 패키지(216)가 부착되어 있고, 게이트 측에는 게이트의 구동신호의 인가시기를 결정하기 위하여 게이트 테이프 캐리어 패키지(218)가 부착되어 있다.

액정 표시 패널(212)의 외부로부터 영상신호를 입력받아 게이트 라인과 데이터 라인에 각각 구동신호를 인가하기 위한 데이터측 인쇄 회로 기판(214)과 게이트측 인쇄 회로 기판(219)은 액정 표시 패널(212)의 데이터 라인측의 데이터 테이프 캐리어 패키지(216)와 게이트 라인측의 게이트 테이프 캐리어 패키지(218)에 각각 접속된다. 데이터측 인쇄 회로 기판(214)은 컴퓨터 등과 같은 외부의 정보 처리 장치(도시 안됨)로부터 발생한 영상 신호를 인가 받아 상기 액정 표시 패널(212)에 데이터 구동신호를 제공하기 위한 소오스부가 형성되어 있다. 게이트측 인쇄 회로 기판(219)은 컴퓨터 등과 같은 외부의 정보 처리 장치(도시 안됨)로부터 발생한 영상 신호를 인가 받아 상기 액정 표시 패널(212)의 게이트 라인에 게이트 구동신호를 제공하기 위한 게이트부가 형성되어 있다.

즉, 데이터측 인쇄 회로 기판(214) 및 게이트측 인쇄 회로 기판(219)은 액정 표시 장치를 구동하기 위한 신호인 게이트 구동 신호, 데이터 신호 및 이들 신호들을 적절한 시기에 인가하기 위한 복수의 타이밍 신호들을 발생시켜서, 게이트 구동신호는 게이트 테이프 캐리어 패키지(218)를 통하여 액정 표시 패널(212)의 게이트 라인에 인가하고, 데이터 신호는 데이터 테이프 캐리어 패키지(216)를 통하여 액정 표시 패널(212)의 데이터 라인에 인가한다.

상기 디스플레이 유닛(210)의 아래에는 상기 디스플레이 유닛(210)에 균일한 광을 제공하기 위한 백라이트 어셈블리(220)가 구비되어 있다. 백라이트 어셈블리(220)는 액정 표시 모듈(200)의 일 측에 구비되어 광을 발생시키기 위한 제1 및 제2 램프부(223, 225)를 포함한다. 제1 및 제2 램프부(223, 225)는 각각 제1 및 제2 램프(223a, 223b), 제3 및 제4 램프(225a, 225b)로 구성되고, 제1 및 제2 램프 커버(222a, 222b)에 의해 각각 보호된다.

도광판(224)은 상기 디스플레이 유닛(210)의 액정패널(212)에 대응하는 크기를 갖고 액정패널(212)의 아래에 위치하여 제1 및 제2 램프부(223, 225)에서 발생한 광을 디스플레이 유닛(210)측으로 안내하면서 광의 경로를 변경한다. 도 6에 있어서, 상기 도광판(224)은 두께가 균일한 예지형이고, 상기 제1 및 제2 램프부(223, 225)는 광 효율을 높이기 위하여 상기 도광판(224)의 양단에 설치된다. 상기 제1 및 제2 램프부(223, 225)의 램프의 개수는 상기 액정 표시 장치(100)의 전체적인 균형을 고려하여 적절하게 배열될 수 있다.

상기 도광판(224)의 위에는 상기 도광판(224)으로부터 출사되어 액정 표시 패널(212)로 향하는 광의 휘도를 균일하게 하기 위한 복수개의 광학시트들(226)이 구비되어 있다. 또한, 상기 도광판(224)의 아래에는 상기 도광판(224)으로부터 누설되는 광을 상기 도광판(224)으로 반사시켜 광의 효율을 높이기 위한 반사판(228)이 구비되어 있다.

상기 디스플레이 유닛(210)과 백라이트 어셈블리(220)는 수납 용기인 몰드 프레임(400)에 의해 고정 지지된다. 상기 몰드 프레임(400)은 직육면체의 박스상을 갖고 상면은 개구되어 있다. 또한, 상기 디스플레이 유닛(210)의 데이터 테이프 캐리어 패키지(216)와 게이트 테이프 캐리어 패키지(218)를 상기 몰드 프레임(400)의 외부로 절곡시키면서 상기 데이터 인쇄 회로 기판(214) 및 상기 게이트 인쇄 회로 기판(219)을 상기 몰드 프레임(400)의 저면부에 고정하면서 상기 디스플레이 유닛(210)이 이탈되는 것을 방지하기 위한 사시(330)가 제공된다. 상기 사시(330)는 상기 액정 표시 패널(210)을 노출시키기 위해 개구되어 있으며, 측벽부는 내측 수직방향으로 절곡되어 상기 액정 표시 패널(210)의 상면 주변부를 커버한다.

도 7은 도 6에 도시된 상기 도광판 및 램프부의 단면 구조를 나타낸 단면도이다.

도 7을 참조하면, 상기 도광판(224)의 일측 단부에는 상기 제1 램프 커버(222a)가 결합되고, 상기 제1 램프 커버(222a)의 내부에는 상기 제1 및 제2 램프(223a, 223b)가 상하로 배열된다. 또한, 상기 도광판

(224)의 일측 단부와 대향하는 다른 일측 단부에는 상기 제2 램프 커버(222b)가 결합되고, 상기 제2 램프 커버(222b)의 내부에는 상기 제3 및 제4 램프(225a, 225b)가 상하로 배열된다.

도 7에 도시된 제1 및 제2 램프(222a, 222b)와 같은 두 개의 램프의 상하 배열은, 도광판의 일측 단부에서 대향하는 다른 일측 단부로 전향할수록 도광판의 두께가 얇아지는 쉘기형 도광판에서도 동일하게 적용될 수 있다. 다만, 쉘기형 도광판의 경우에는 도광판의 일측 단부에만 램프부가 설치되는 점만 다르다. 쉘기형 도광판에 대해서는 후술하기로 한다.

한편, 도 6에는 도시되지 않았지만, 상술한 액정 표시 장치(100)에는 상기 제1 내지 제4 램프(223a, 223b, 225a, 225b)를 구동하기 위한 교류신호를 제공하는 제5 인버터(INV5)가 도 8에 도시된 바와 같이 구비된다.

도 8은 도 6 및 도 7에 도시된 백라이트 어셈블리의 램프와 이를 구동하기 위한 인버터 모듈의 구성을 나타낸 회로도이다. 도 9는 도 8에 도시된 램프와 인버터 모듈의 구성을 보다 구체적으로 나타낸 회로도이다. 도 10은 도 8에 도시된 램프의 양단의 전위차를 설명하기 위한 그래프이다.

도 8을 참조하면, 상기 제5 인버터(INV5)는 상기 백라이트 어셈블리에 채용되는 램프의 개수와 동일한 개수 즉, 제1 내지 제4 트랜스포머(T1, T2, T3, T4)를 갖는다. 상기 제1 및 제2 트랜스포머(T1, T2)는 제1 콘트롤러(CT1)로부터의 구동신호에 의해서 구동되고, 상기 제3 및 제4 트랜스포머(T3, T4)는 제2 콘트롤러(CT2)로부터의 구동신호에 의해서 구동된다.

제1 트랜스포머(T1)의 2차측의 고전압 레벨의 출력 단자는 제1 램프(223a)의 입력측, 즉 제1 전극에 접속되고, 상기 제1 트랜스포머(T1)의 2차측의 고전압 레벨의 출력 단자와 상기 제1 램프(223a)의 제1 전극과의 사이에는 상기 제1 램프(223a)의 전류 안정화를 위한 제1 밸러스트 커패시터(C1)가 게재된다.

상기 제2 트랜스포머(T2)의 2차측의 고전압 레벨의 출력 단자는 상기 제2 램프(223b)의 입력측, 즉 제1 전극에 접속되고, 상기 제2 트랜스포머(T2)의 2차측의 고전압 레벨의 출력 단자와 상기 제2 램프(223b)의 제1 전극과의 사이에는 상기 제2 램프(223b)의 전류 안정화를 위한 제2 밸러스트 커패시터(C2)가 게재된다.

한편, 상기 제1 및 제2 램프(223a, 223b)의 출력측, 즉 제2 전극(223c)은 전기적으로 서로 직접 연결된다. 또한, 상기 제1 및 제2 트랜스포머(T1, T2)의 2차측의 각 저전압 레벨의 출력단자(T1a, T2a)는 상기 제5 인버터(INV5)의 내부에서 커패시터와 저항으로 구성되는 안정화 회로(227)에 직접 연결된다. 즉, 상기 제1 및 제2 램프(223a, 223b)의 전류 안정화를 위한 피드백 전류는 상기 제1 및 제2 트랜스포머(T1, T2)의 2차측의 저전압 레벨의 출력 단자를 통해서 제공된다.

마찬가지로, 제3 트랜스포머(T3)의 2차측의 고전압 레벨의 출력 단자는 제3 램프(225a)의 제1 전극에 접속되고, 상기 제3 트랜스포머(T3)의 2차측의 고전압 레벨의 출력 단자와 상기 제3 램프(225a)의 제1 전극과의 사이에는 상기 제3 램프(225a)의 전류 안정화를 위한 제3 밸러스트 커패시터(C3)가 게재된다.

상기 제4 트랜스포머(T4)의 2차측의 고전압 레벨의 출력 단자는 제4 램프(225b)의 제1 전극에 접속되고, 상기 제4 트랜스포머(T4)의 2차측의 고전압 레벨의 출력 단자와 상기 제4 램프(225b)의 제1 전극과의 사이에는 상기 제4 램프(225b)의 전류 안정화를 위한 제4 밸러스트 커패시터(C4)가 게재된다.

또한, 상기 제3 및 제4 램프(225a, 225b)의 제2 전극(225c)은 전기적으로 서로 직접 연결된다. 상기 제3 및 제4 트랜스포머(T3, T4)의 2차측의 각 저전압 레벨의 출력단자(T3a, T4a)는 상기 제5 인버터(INV5)의 내부에서 상기 안정화 회로(229)에 직접 연결되어 상기 제3 및 제4 램프(225a, 225b)의 전류를 안정화시키기 위한 피드백 전류를 상기 안정화 회로(229)로 제공한다.

도 9를 참조하면, 상기 제1 및 제2 트랜스포머(T1, T2)의 일단에는 제1 콘트롤러(CT1)가 구비된다. 상기 제1 콘트롤러(CT1)는 상기 제1 및 제2 트랜스포머(T1, T2)에 접속되는 외부신호의 입력단자에 일단이 연결된 제1 및 제2 바이어스 저항(R1, R2)과, 바이어스 단자가 상기 제1 바이어스 저항(R1)의 타단과 절연 접속된 제1 및 제2 트랜스포머(T1)에 공통접속되고 에미터 단자가 접지되며 콜렉터 단자가 상기 제1 및 제2 트랜스포머(T1, T2)에 접속된 제1 트랜지스터(Q1)와, 베이스 단자가 상기 제2 바이어스 저항(R2)의 타단과 공통으로 상기 제1 트랜스포머(T1)에 접속되고, 에미터 단자가 상기 제1 트랜지스터(Q1)의 에미터 단과 공통 접속되며 콜렉터 단자가 상기 제1 트랜스포머(T1)에 접속되는 제2 트랜지스터(Q2)와, 타단이 일단이 상기 제2 트랜지스터(Q2)의 콜렉터 단자와 공통으로 상기 제1 트랜스포머(T1)에 접속되고, 타단이 일단이 상기 제1 트랜지스터(Q1)의 콜렉터 단자에 접속된 공진 커패시터(C5)를 갖는다. 이와 같은 구성을 갖는 상기 제1 콘트롤러(CT1)는 외부로부터 입력되는 직류신호를 교류신호로 변환하기 위한 로이어 회로(Royer circuit)로서 동작한다.

한편, 상기 제1 및 제2 램프(223a, 223b)의 제1 전극은 각각 상기 제1 및 제2 밸러스트 커패시터(C1, C2)를 통해 상기 제1 및 제2 트랜스포머(T1, T2)의 고전압 레벨의 출력 단자에 연결된다. 이때, 상기 제1 및 제2 램프(223a, 223b)의 제1 전극과 각각 연결된 제1 및 제2 트랜스포머(T1, T2)의 고전압 레벨의 출력단자는 코일의 권선 진행 방향이 반대로 되어 있다.

즉, 상기 제1 램프(223a)의 제1 전극과 전기적으로 접속되는 상기 제1 트랜스포머(T1)의 고전압 레벨의 출력단자는 코일의 권선의 시작점으로 설정된 반면, 상기 제2 램프(223b)의 제1 전극과 전기적으로 접속되는 상기 제2 트랜스포머(T2)의 고전압 레벨의 출력단자는 코일의 권선의 종료점으로 설정된다.

따라서, 상기 제1 및 제2 트랜스포머(T1, T2)로부터 상기 제1 램프(223a)와 상기 제2 램프(223b)에 각각 인가되는 교류신호는 서로 180도의 위상차를 갖는다. 이때, 상기 안정화 회로(227)에 전기적으로 직접 접속된 상기 제1 및 제2 트랜스포머(T1, T2)의 2차측의 저전압 레벨의 출력단자는 상기 제1 및 제2 램프(223a, 223b)에 흐르는 전류를 안정화시키기 위한 피드백 전류를 상기 제1 및 제2 램프(223a, 223b)의 각각에 제공한다.

이와 같이 상기 제1 및 제2 램프(223a, 223b)에 각각 인가되는 교류신호의 위상이 서로 180도의 차이가 나도록 제공되면, 서로 전기적으로 직접 접속된 상기 제1 및 제2 램프(223a, 223b)의 제2 전극 부분에서

는 가상의 제로 전압(zero voltage)이 발생된다.

따라서, 도 10에 도시된 바와 같이, 각각 참조부호 'A'와 'B'로 표시된 상기 제1 램프(223a)의 제1 전극과 제2 전극의 사이에 전위차가 발생되어 상기 제1 및 제2 램프(223a, 223b)가 발광 동작을 수행한다.

하기한 표 2는 도 4에 도시된 종래 램프 구동 방식과 도 8에 도시된 본 발명에 따른 램프 구동 방식 사이의 동작 특성을 나타낸다.

표 2를 참조하면, 인버터의 소비 전력과 램프의 누설 전류는 도 4에 도시된 종래 구동 방식과 도 8에 도시된 본 발명의 구동 방식간에 큰 차이를 보이지 않았다. 백라이트의 휘도에 있어서도 각 램프의 전류값에서 비슷한 휘도를 나타냈다.

표 2

각램프전류 (mAmps)	백라이트 휘도(nits)		인버터 소비전력(W)		램프 누설전류(mAmps)	
	종래(도4)	본발명 (도8)	종래(도4)	본발명(도8)	종래(도4)	본발명(도8)
6.0	1965	1958	19.3	19.3	1.3	1.3
5.0	1785	1778	17.2	17.2	1.7	1.7
4.0	1545	1545	15.1	15.2	2.2	2.2

이와 같은 측정 결과를 고려해 볼 때, 도 4에 도시된 종래 램프 구동 방식과 도 8에 도시된 본 발명에 따른 램프 구동 방식 사이에는 백라이트의 휘도, 인버터의 소비 전력 및 램프의 누설 전류에 있어서 비슷한 결과를 나타냈다. 그러나, 도 8에 도시된 본 발명에 따른 램프 구동 방식에서는 종래 램프 구동 방식과 달리 각 램프의 제2 전극을 인버터 내부의 안정화 회로에 연결시키지 않고, 서로 전기적으로 직접 접속시키기 때문에 RTN의 배선에 따른 공간의 축소 및 액정 표시 장치의 제조 원가가 절감되는 효과를 얻을 수 있는 것이다.

한편, 도 7에 도시된 바와 같이, 램프가 상하로 두 개가 배열되는 경우에는 두 개의 구동신호가 사용되기 때문에 상기 제1 및 제2 램프(223a, 223b)로 각각 인가되는 구동신호는 서로 180도의 위상차를 갖도록 제공된다. 그러나, 램프의 개수는 필요에 따라 더 증가될 수 있고, 이 경우 램프에 인가되는 구동신호의 위상은 램프의 개수에 따라 가변적으로 설정된다. 도 11 내지 도 14는 도 7에 도시된 램프 구성의 다른 예를 보인다.

도 11을 참조하면, 백라이트 어셈블리는 백라이트용 광원으로써 3개의 램프 즉, 제5 내지 제7 램프(227a, 227b, 227c)를 채용한다. 상기 제5 내지 제7 램프(227a, 227b, 227c)를 구동하기 위한 제6 인버터(INV6)는 상기 제5 내지 제7 램프(227a, 227b, 227c)의 개수와 동일한 개수 즉, 제5 내지 제7 트랜스포머(T5, T6, T7)를 갖는다. 상기 제5 내지 제7 트랜스포머(T5, T6, T7)는 제3 콘트롤러(CT3)로부터의 구동신호에 의해서 구동된다.

상기 제5 내지 제7 트랜스포머(T5, T6, T7)와 제5 내지 제7 램프(227a, 227b, 227c)의 접속관계는 램프가 두 개인 경우와 동일하다. 즉, 상기 제5 내지 제7 트랜스포머(T5, T6, T7)의 2차측의 고전압 레벨의 출력단자는 각각 상기 제5 내지 제7 램프(227a, 227b, 227c)의 제1 전극과 상기 제5 내지 제7 트랜스포머(T5, T6, T7)의 2차측의 고전압 레벨의 출력단자와의 사이에는 상기 제5 내지 제7 램프(227a, 227b, 227c)의 전류 안정화를 위한 제5 내지 제7 벨리스트 캐패시터(C5, C6, C7)가 각각 개재된다. 그리고, 상기 제5 내지 제7 트랜스포머(T5, T6, T7)의 2차측의 각 저전압 레벨의 출력단자는 상기 제5 내지 제7 램프(227a, 227b, 227c)의 전류를 안정화하기 위한 안정화 회로(230)에 직접 접속되어 피드백 전류를 제공한다. 또한, 상기 제5 내지 제7 램프(227a, 227b, 227c)의 출력측, 즉 제2 전극은 서로 전기적으로 직접 접속된다.

이와 같이 3개의 램프로 구성되는 경우에 각 램프에 인가되는 구동신호의 위상차는 램프의 개수에 의해 결정된다. 도 12에 도시된 바와 같이, 상기 제5 내지 제7 램프(227a, 227b, 227c)에 인가되는 구동신호는 360도를 램프의 개수로 나눈값 만큼의 위상차를 갖도록 제공된다. 즉, 제5 램프(227a)에 제공되는 제1 구동신호(DS1)가 0도에서 시작되는 사인파의 형태로 제공된다면, 제6 램프(227b)로 제공되는 제2 구동신호(DS2)는 상기 제1 구동신호(DS1)보다 120도 만큼 지연된 위상을 갖도록 제공되고, 상기 제7 램프(227c)로 제공되는 제3 구동신호(DS3)는 상기 제2 구동신호(DS2)보다 120도 만큼 지연된 위상을 갖도록 제공된다.

따라서, 상기 제1 내지 제3 구동신호(DS1, DS2, DS3)의 각 위상에서의 전압값의 합은 항상 '0'의 값을 갖는다. 예컨대, 도 12에 있어서, 참조부호 'A' 지점에서 상기 제1 내지 제3 구동신호(DS1, DS2, DS3)의 각 위상은 상기 제1 구동신호(DS1)를 기준으로 볼 때 각각 90도, -210도, -330도의 위상값을 갖는다. 이를 해당 위상에서의 전압값으로 변환하면, 상기 제1 내지 제3 구동신호(DS1, DS2, DS3)의 각 전압값은 'V1', '-V2' 및 '-V3'로 나타낼 수 있다. 따라서, 상기 제5 내지 제7 램프(227a, 227b, 227c)의 각 제2 전극에 접속되는 출력측에서의 상기 제1 내지 제3 구동신호(DS1, DS2, DS3)의 각 위상에서의 전압값의 합이 '0'이 되어 상기 제5 내지 제7 램프(227a, 227b, 227c)가 구동된다.

도 13은 백라이트 어셈블리의 백라이트용 광원으로써 4개의 램프, 즉 제8 내지 제11 램프(231a, 231b, 231c, 231d)를 채용한 예를 도시한다. 도 14는 도 13에 도시된 제8 내지 제11 램프(231a, 231b, 231c, 231d)에 각각 제공되는 제4 내지 제7 구동신호(DS4, DS5, DS6, DS7)의 위상차를 도시한다.

도시한 바와 같이, 상기 제8 내지 제11 램프(231a, 231b, 231c, 231d)를 구동하기 위한 제7 인버터(INV

7)는 상기 제8 내지 제11 램프(231a, 231b, 231c, 231d)의 개수와 동일한 개수 즉, 제8 내지 제11 트랜스포머(T8, T9, T10, T11)를 갖는다. 상기 제8 내지 제11 트랜스포머(T8, T9, T10, T11)는 제4 콘트롤러(C14)로부터의 제4 내지 제7 구동신호(DS4, DS5, DS6, DS7)에 의해서 구동된다.

마찬가지로, 상기 제8 내지 제11 트랜스포머(T8, T9, T10, T11)의 2차측의 고전압 레벨의 출력 단자는 각각 상기 제8 내지 제11 램프(231a, 231b, 231c, 231d)의 제1 전극에 접속되고, 상기 제8 내지 제11 램프(231a, 231b, 231c, 231d)의 제1 전극과 상기 제8 내지 제11 트랜스포머(T8, T9, T10, T11)의 2차측의 고전압 레벨의 출력단자와의 사이에는 상기 제8 내지 제11 램프(231a, 231b, 231c, 231d)의 전류 안정화를 위한 제8 내지 제11 밸리스트 캐패시터(C8, C9, C10, C11)가 각각 게재된다. 그리고, 상기 제8 내지 제11 트랜스포머(T8, T9, T10, T11)의 2차측의 각 저전압 레벨의 출력단자는 상기 제8 내지 제11 램프(231a, 231b, 231c, 231d)의 전류를 안정화하기 위한 안정화 회로(233)에 직접 접속되며 피드백 전류를 제공한다. 또한, 상기 제8 내지 제11 램프(231a, 231b, 231c, 231d)의 출력측, 즉 제2 전극은 서로 전기적으로 직접 접속된다.

이와 같이 4개의 램프로 구성되는 경우에도 각 램프에 인가되는 구동신호의 위상차는 램프의 개수에 의해 결정된다. 도 14에 도시된 바와 같이, 상기 제8 내지 제11 램프(231a, 231b, 231c, 231d)에 인가되는 상술한 바와 같은 램프와 트랜스포머의 접속 방법 및 트랜스포머로부터 램프에 제공되는 구동신호의 위상차를 갖도록 제4 내지 제7 구동신호(DS4, DS5, DS6, DS7)는 360도를 램프의 개수로 나눈 값 만큼의 위상차를 갖도록 제공된다. 도 14를 참조하여 설명하면, 제8 램프(231a)에 제공되는 제4 구동신호(DS4)가 0도에서 시작되는 사인파의 형태로 제공된다면, 제9 램프(231b)로 제공되는 제5 구동신호(DS5)는 상기 제4 구동신호(DS4)보다 90도 만큼 지연된 위상을 갖도록 제공되고, 상기 제10 램프(231c)로 제공되는 제6 구동신호(DS6)는 상기 제5 구동신호(DS5)보다 90도 만큼 지연된 위상을 갖도록 제공되며, 상기 제11 램프(231d)로 제공되는 제7 구동신호(DS7)는 상기 제6 구동신호(DS6)보다 90도 만큼 지연된 위상을 갖도록 제공된다.

따라서, 상기 제4 내지 제7 구동신호(DS4, DS5, DS6, DS7)의 각 위상의 합은 항상 '0'의 값을 갖는다. 예를 들어, 도 14에 있어서, 참조부호 'B' 지점에서 상기 제4 내지 제7 구동신호(DS4, DS5, DS6, DS7)의 위상차는 신호의 인가시점으로부터 볼 때 각각 90도, 0도, -270도, 0도의 위상값을 갖는다. 이를 해당 위상에서의 전압값으로 변환하면, 상기 제4 내지 제7 구동신호(DS4, DS5, DS6, DS7)는 각각 'V4', 'V5', '-V6' 및 'V7'의 전압값을 갖는다. 따라서, 상기 제8 내지 제11 램프(231a, 231b, 231c, 231d)의 각 제2 전극에 접속되는 출력측에서의 상기 제4 내지 제7 구동신호(DS4, DS5, DS6, DS7)의 각 위상의 전압값의 합은 '0'이 되며 상기 제8 내지 제11 램프(231a, 231b, 231c, 231d)가 구동된다.

여기에서는, 도 7 내지 도 14를 참조하여, 램프의 개수가 2개 내지 4개인 경우를 예로서 설명하였지만, 상술한 바와 같은 램프와 트랜스포머의 접속 방법 및 트랜스포머로부터 램프에 제공되는 구동신호의 위상차를 주는 방법은 램프의 개수가 4개 이상으로 증가하더라도 동일하다. 즉, 각 램프에 인가되는 구동신호는 360도를 전체 램프의 개수로 나눈 값 만큼의 위상차를 갖도록 사인파 형태로 제공되므로 서로 직접 접한 각 램프의 제2 전극측은 항상 0전압을 갖게 되는 것이다. 그러므로, 램프의 개수와 관계없이 램프의 제2 전극으로부터 인버터 모듈측으로 연장되어 안정화 회로에 연결되는 RTN를 제거할 수 있기 때문에 백라이트 어셈블리의 전체 크기를 축소할 수 있고, 제조 비용 또한 절감할 수 있다.

한편, 상술한 바와 같은 램프 구동 방식은 도 7에 도시된 바와 같이, 상기 도광판(224)의 양측 단부에 램프가 설치되는 어지형 액정 표시 장치뿐 아니라 도 15에 도시된 바와 같은 책기형 도광판(224a)에도 동일하게 적용될 수 있다.

즉, 상기 책기형 도광판(224a)의 일측 단부에서 제3 램프 커버(232)에 의해 보호되어서 상하로 나란하게 배열되는 제12 및 제13 램프(231a, 231b)의 제2 전극도 도 8에 도시된 바와 같이 서로 전기적으로 직접 접속된다. 그리고, 상기 제12 및 제13 램프(231a, 231b)의 제1 전극은 도 8에 도시된 바와 같이 각각 별도의 트랜스포머의 고전압 레벨의 출력단자에 접속되고, 각 트랜스포머의 저전압 레벨의 출력단자는 인버터 내부의 안정화 회로에 접속된다. 따라서, 도 15에 도시된 바와 같은, 책기형 도광판(224a)의 경우에도 제12 및 제13 램프(231a, 231b)의 RTN이 생략되므로써 도 8에서와 동일한 효과를 거둘 수 있다.

도 16은 도 6에 도시된 백라이트 어셈블리의 램프와 이를 구동하기 위한 인버터 모듈의 구성의 다른예를 나타낸 도면이다.

도 7 및 도 11에 도시된 제1 및 제2 램프(223a, 223b), 제3 및 제4 램프(225a, 225b)와의 각 제2 전극은 도 16에 도시된 바와 같이 제8 인버터(INV8)측으로 길게 연장되어 접속될 수도 있다.

도 16에 도시된 제14 및 제15 램프(234a, 234b)를 예로 들어 설명하면, 제14 및 제15 램프(234a, 234b)의 제1 전극은 각각 상기 제8 인버터(INV8)를 구성하는 제12 및 제13 트랜스포머(T12, T13)의 2차측의 고전압 레벨의 출력단자에 접속된다. 이들 사이에는 상기 제14 및 제15 램프(234a, 234b)의 전류 안정화를 위한 제12 및 제13 밸리스트 캐패시터(C12, C13)가 게재된다.

상기 제14 램프(234a)의 제2 전극은 상기 제8 인버터(INV8)의 내부로 길게 연장되고, 다시 상기 제8 인버터(INV8)의 내부로부터 상기 제15 램프(234b)의 제2 전극측으로 연장되어 상기 제15 램프(234b)의 제2 전극과 전기적으로 직접 접속된다.

상기 제8 인버터(INV8)의 내부에는 도 9에 도시된 바와 같이 상기 제14 및 제15 램프(234a, 234b)의 전류 안정화를 안정화시키기 위한 안정화 회로(미도시)가 구비된다. 상기 제14 및 제15 램프(234a, 234b)의 전류 안정화를 위하여 상기 안정화 회로(미도시)로 제공되는 피드백 전류는 상기 제12 및 제13 트랜스포머(T12, T13)의 2차측의 저전압 레벨의 출력단자를 통해 인가된다.

이제까지는 도 6에 도시된 액정 표시 장치의 백라이트 어셈블리에 채용되는 램프의 제2 전극이 서로 직접적으로 접속되고, 인버터 모듈의 트랜스포머가 램프의 개수와 동일하게 구성되며 램프의 각 제1 전극이 적으로 접속되고, 인버터 모듈의 트랜스포머가 램프의 개수와 동일하게 구성되며 램프의 각 제1 전극이 적으로 접속되는 트랜스포머로부터 서로 위상차가 다른 구동신호를 제공받는 경우를 설명하였다. 그러나, 복수의 램프의 전극을 조합하기에 따라서는 램프의 개수와 관계없이 두 개의 트랜스포머만을 사용하여 복수의 램프를 구동할 수도 있다.

도 17은 도 6에 도시된 백라이트 어셈블리의 램프와 이를 구동하기 위한 인버터 구성의 다른예를 나타낸

도면으로서, 복수의 램프가 직렬 연결된 경우를 도시한다. 도 18은 도 13에 도시된 램프와 인버터 모듈의 구성을 보다 구체적으로 나타낸 회로도이다. 도 19는 도 13에 도시된 램프와 인버터 모듈의 구성의 변형예를 나타낸 도면이다. 복수의 램프가 직렬 연결되는 경우에는 그 개수와 관계없이 동일한 형태의 회로 구성이 적용될 수 있지만, 여기에서는, 세 개 및 네 개의 램프가 사용되는 경우를 중심으로 구체적으로 설명한다.

도 17 내지 도 19에서 도시한 바와 같이, 제9 인버터(INV9)는 제6 콘트롤러(CT6)와 상기 제6 콘트롤러(CT6)로부터의 구동신호에 응답하여 구동되는 제14 및 제15 트랜스포머(T14, T15)를 갖는다. 제15, 제16 및 제17 램프(236a, 236b, 236c)는 서로 직렬로 연결되어 있고, 여기에서는 상기 제15 램프(236a)의 제1 전극과 상기 제17 램프(236c)의 제1 전극이 서로 반대 방향을 향하도록 배열되어 있다.

따라서, 도 18에 도시된 바와 같이, 상기 제15 램프(236a)의 제1 전극은 상기 제14 트랜스포머(T14)의 2차측의 고전압 레벨의 출력단자와의 사이에 제14 밸리스트 커패시터(C14)를 사이에 두고 접속되고, 상기 제17 램프(236c)의 제1 전극은 상기 제9 인버터(INV9)측으로 길게 연장되어 상기 제15 트랜스포머(T15)의 2차측의 고전압 레벨의 출력단자와 사이에 제15 밸리스트 커패시터(C15)를 사이에 두고 접속된다.

마찬가지로, 상기 제9 인버터(INV9)의 내부에는 도 9에 도시된 바와 같은 안정화 회로(미도시)가 구비된다. 그리고, 상기 제14 및 제15 트랜스포머(T14, T15)의 2차측의 저전압 레벨의 출력단자는 상기 안정화 회로(235)에 직접적으로 접속되고, 상기 제15 내지 제17 램프(236a, 236b, 236c)의 전류를 안정화시키기 위한 피드백 전류는 상기 제14 및 제15 트랜스포머(T14, T15)의 2차측의 저전압 레벨의 출력단자를 통해서 상기 안정화 회로(235)로 제공된다.

이때에도, 상기 제14 및 제15 트랜스포머(T14, T15)의 2차측의 고전압 레벨의 출력단자로부터 상기 제14 및 제15 밸리스트 커패시터(C14, C15)를 통해 상기 제15 램프(236a) 및 제17 램프(236c)의 제1 전극으로 각각 제공되는 구동신호는 서로 180도의 위상차를 갖는다. 왜냐하면, 램프의 개수가 세 개라고 하더라도 각각 제공되는 구동신호는 서로 직렬로 연결되고, 최전단 램프인 제15 램프(236a)의 제1 전극과 최후단 램프인 제17 램프(236c)의 제1 전극만이 상기 제14 및 제15 트랜스포머(T14, T15)로부터 각각 구동신호를 제공받기 때문이다. 즉, 복수의 램프가 직렬 연결되면, 램프의 개수와 관계없이 구동신호는 항상 두 개가 사용되기 때문에 두 개의 구동신호는 180도의 위상차를 유지하는 것으로 충분하다.

이와 같은 램프 구동 방식에 있어서, 상기 제15 내지 제17 램프(236a, 236b, 236c)의 어느 일측에 설치된 제9 인버터(INV9)는 도시된 바와 같이 상기 제15 내지 제17 램프(236a, 236b, 236c)의 어느 일측에 설치된다. 이로 인해, 상기 제9 인버터(INV9)의 설치 위치에 따라서 상기 제15 램프(236a)의 제1 전극 또는 상기 제17 램프(236c)의 제1 전극이 상기 제9 인버터(INV9)측으로 길게 연장될 수밖에 없다.

그러나, 상기 제15 내지 제17 램프(236a, 236b, 236c)와 같은 행정 표시 장치의 백라이트용 램프의 입력 단 즉, 제1 전극이 길게 연장되는 것을 고려하면, 도 19에 도시된 바와 같이, 상기 제9 인버터(INV9)를 구성하는 상기 제14 및 제15 트랜스포머(T14, T15)를 상기 제15 및 제17 램프(236a, 236c)의 제1 전극과 가까운 곳에 위치하도록 분리하여 배열할 수도 있다.

도 20 및 도 21은 네 개의 램프가 직렬 연결되는 예를 도시한다.

도 20 내지 도 21에서 도시한 바와 같이, 제10 인버터(INV10)는 제7 콘트롤러(CT7)와 상기 제7 콘트롤러(CT7)로부터의 구동신호에 응답하여 구동되는 제16 및 제17 트랜스포머(T16, T17)를 갖는다. 제18 내지 제21 램프(239a, 239b, 239c, 239d)는 서로 직렬로 연결되어 있고, 여기에서는 램프의 개수가 짝수이기 때문에 도 17에 도시된 세 개의 램프와 달리 상기 제18 램프(239a)의 제1 전극과 상기 제21 램프(239d)의 제1 전극이 동일한 방향을 향하도록 배열되어 있다.

도 21에 도시된 바와 같이, 상기 제18 램프(239a)의 제1 전극은 상기 제16 트랜스포머(T16)의 2차측의 고전압 레벨의 출력단자와의 사이에 제16 밸리스트 커패시터(C16)를 사이에 두고 접속되고, 상기 제21 램프(239d)의 제1 전극은 상기 제10 인버터(INV10)측으로 길게 연장되어 상기 제17 트랜스포머(T17)의 2차측의 고전압 레벨의 출력단자와 사이에 제17 밸리스트 커패시터(C17)를 사이에 두고 접속된다.

마찬가지로, 상기 제10 인버터(INV10)의 내부에는 도 9에 도시된 바와 같은 안정화 회로(235)가 구비된다. 그리고, 상기 제16 및 제17 트랜스포머(T16, T17)의 2차측의 저전압 레벨의 출력단자는 상기 안정화 회로(235)에 직접적으로 접속되고, 상기 제18 내지 제21 램프(239a, 239b, 239c, 239d)의 전류를 안정화시키기 위한 피드백 전류는 상기 제16 및 제17 트랜스포머(T16, T17)의 2차측의 저전압 레벨의 출력단자를 통해서 상기 안정화 회로(235)로 제공된다.

이때에도, 상기 제16 및 제17 트랜스포머(T16, T17)의 2차측의 고전압 레벨의 출력단자로부터 상기 제16 및 제17 밸리스트 커패시터(C16, C17)를 통해 상기 제18 램프(239a) 및 제21 램프(239d)의 제1 전극으로 각각 제공되는 구동신호는 서로 180도의 위상차를 갖는다. 왜냐하면, 복수의 램프가 직렬 연결되면, 램프의 개수가 네 개라고 하더라도 램프의 개수와 관계없이 구동신호는 항상 두 개가 사용되기 때문에 두 개의 구동신호는 180도의 위상차를 유지하는 것으로 충분하다.

여기에서는 직렬 연결되는 복수의 램프의 개수가 세 개 및 네 개인 경우를 예로서 설명하였지만, 램프의 개수가 네 개 이상으로 증가되더라도 복수의 램프가 직렬 연결되면 최전단 램프와 최후단 램프의 제1 전극에만 구동신호가 인가된다. 따라서, 두 개의 트랜스포머를 이용하여 서로 180도의 위상차를 갖는 구동신호를 최전단 램프와 최후단 램프의 제1 전극에 각각 제공하면, 상술한 바와 동일한 구동 효과를 거둘 수 있다.

도 22는 본 발명의 바람직한 실시예에 따른 직하형 행정 표시 장치의 램프 유닛의 단면 구조를 나타낸 단면도이다. 도 23은 도 22에 도시된 램프와 이를 구동하기 위한 인버터 모듈의 구성을 개략적으로 나타낸 도면이다. 도 24는 도 23에 도시된 인버터 모듈로부터 각 램프로 제공되는 구동신호의 파형을 보이기 위한 파형도이다. 도 25는 도 22에 도시된 램프와 이를 구동하기 위한 인버터의 구성의 다른 예를 나타낸 도면이다.

도 22에 도시된 바와 같이, 직하형 액정 표시 장치는 광원을 제공하는 복수의 램프(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)가 반사판(228)을 사이에 두고 물드 프레임(400)의 바닥면에 소정의 거리로 이격되어 배열된다. 또한, 직하형 액정 표시 장치는 램프(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)가 디스플레이 유닛(210)의 배면에서 광원을 제공하므로, 도 6에 도시된 예지형 액정 표시 장치와 같이 측면 광원을 디스플레이 유닛(210)측으로 가이드하기 위한 도광판(224)이 별도로 사용하지 않는다. 상기 램프(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)의 상면에는 상기 램프(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)와의 사이에 광이 진행하는 소정 공간을 두고 상기 광의 휘도 등을 조절하기 위한 광조절 수단으로서 확산시트류(226)가 결합된다.

이와 같은 구조적 특징을 반영하면, 도 22에 도시된 직하형 액정 표시 장치는 도 23에 도시된 바와 같이, 다수의 램프들(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)을 사용하는 것이 가능하다. 즉, 직하형 액정 표시 장치는 액정 패널의 면적에 따라 램프의 개수를 가변하는 것이 용이하다.

도 23에 도시된 제1 인버터(INV1)는 도 8에 도시된 제5 인버터(INV5)의 구조를 채용한 것으로 상기 다수의 램프들(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)의 각 제1 전극과 상기 제1 인버터(INV1)를 구성하는 다수의 트랜스포머(미도시)들과의 결합 구조는 도 8에 도시된 상기 제5 인버터(INV5)와 상기 제1 내지 제4 램프(223a, 223b, 225a, 225b)와의 결합구조와 동일하다. 즉, 상기 제1 인버터(INV1)는 상기 다수의 램프(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)와 동일한 개수의 트랜스포머(미도시)들로 구성된다.

또한, 상기 다수의 램프(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)의 각 제1 전극은 상기 제1 인버터(INV1)의 복수의 트랜스포머(미도시)들에서 대응되는 트랜스포머의 2차측의 고전압 레벨의 출력단자에 접속된다. 그리고, 상기 다수의 램프들(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)의 제2 전극은 서로 전기적으로 직접 접속된다.

마찬가지로, 상기 제1 인버터(INV1)를 구성하는 상기 복수의 트랜스포머(미도시)의 각각의 2차측의 저전압 레벨의 출력단자는 도면에는 도시되지 않았지만, 도 9에 도시된 바와 같이 상기 제1 인버터(INV1)의 내부에 구비되는 안정화 회로(미도시)에 직접 연결되어서 상기 다수의 램프(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)의 전류를 안정화시키기 위한 피드백 전류를 상기 안정화 회로(미도시)로 제공한다.

여기에서, 상기 제1 인버터(INV1)의 복수의 트랜스포머(미도시)로부터 상기 다수의 램프들(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)로 각각 제공되는 제1 내지 제8 구동신호(DS1, DS2, DS3, DS4, DS5, DS6, DS7, DS8)는 도 11 내지 도 14에서 설명된 바와 같이 서로 다른 위상을 갖는다. 즉, 도면에서와 같이, 8개의 램프로 구성되는 경우에는 360도를 8로 나눈값 만큼의 위상차를 갖도록 제1 내지 제8 구동신호(DS1, DS2, DS3, DS4, DS5, DS6, DS7, DS8)가 제공된다.

도 24를 참조하여 이를 설명하면, 상기 제1 내지 제8 구동신호(DS1, DS2, DS3, DS4, DS5, DS6, DS7, DS8)의 인가시점에서 상기 제1 구동신호(DS1)는 0도의 위상을 갖는다. 마찬가지로, 상기 제2 내지 제8 구동신호(DS2, DS3, DS4, DS5, DS6, DS7, DS8)는 상기 제1 구동신호(DS1)를 기준으로 볼 때 각각 '45도', '90도', '135도', '180도', '225도', '270도' 및 '315도'의 위상값을 갖는다. 이를 해당 위상에서의 전압값으로 변환하면, 상기 다수의 램프(DS1, DS2, DS3, DS4, DS5, DS6, DS7, DS8)의 각 제2 전극이 접속되는 출력측에서의 상기 제1 내지 제8 구동신호(DS1, DS2, DS3, DS4, DS5, DS6, DS7, DS8)의 각 위상의 전압값의 합은 '0'이 된다. 따라서, 상기 다수의 램프들(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)의 각 제2 전극이 접속되는 출력측에서의 상기 제4 내지 제7 구동신호(DS4, DS5, DS6, DS7)의 각 위상의 전압값의 합은 '0'이 되어 상기 다수의 램프들(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)이 구동된다.

한편, 상기 다수의 램프들(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)은 도 25에 도시된 바와 같이, 서로 인접하는 두 개의 램프를 하나의 쌍으로 구성하고, 하나의 쌍을 이루는 두 개의 램프의 제2 전극을 서로 전기적으로 직접 연결하여 구성할 수도 있다.

도 25에 있어서, 제12 인버터(INV12)는 상기 다수의 램프(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)의 개수와 동일한 개수의 트랜스포머(미도시)와 안정화 회로(미도시)로 구성된다. 상기 제12 인버터(INV12)를 구성하는 다수의 트랜스포머(미도시)의 2차측의 저전압 레벨의 출력단자는 상기 안정화 회로(미도시)에 직접적으로 연결되어 상기 다수의 램프(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)의 전류를 안정화시키기 위한 피드백 전류를 상기 안정화 회로(미도시)로 제공한다.

이때, 이때, 상기 다수의 램프들(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)의 제1 전극에 각각 인가되는 구동신호는 도 17에 도시된 바와 동일하다. 즉, 상기 다수의 램프(244a, 244b, 246a, 246b, 248a, 248b, 250a, 250b)들에서 서로 전기적으로 직접 접속된 램프쌍, 예컨대 램프 '244a'와 램프 '244b', 램프 '244b'와 램프 '246a', 램프 '246a'와 램프 '246b', 램프 '246b'와 램프 '248a', 램프 '248a'와 램프 '250a' 그리고 램프 '250a'와 램프 '250b'는 서로 180도의 위상차를 갖도록 구동신호가 상기 제12 인버터(INV12)의 복수의 트랜스포머(미도시)로부터 제공된다.

도 26의 구성

상술한 바와 같은 백라이트 어셈블리 및 이를 갖는 액정 표시 장치에 따르면, 백라이트 어셈블리에 채용되어 광을 제공하는 램프들은 트랜스포머, 콘트롤러 및 안정화 회로로 구성되는 인버터 모듈로부터의 구동신호에 의해 구동된다.

이때, 상기 램프들과 상기 인버터 모듈내의 트랜스포머는 동일한 개수로 구성되거나 또는 두 개의 트랜스포머로 구성된다. 상기 램프들과 트랜스포머가 동일한 개수로 구성되는 경우, 상기 램프들의 제1 전극은 상기 인버터 모듈내의 복수의 트랜스포머들에서 대응되는 트랜스포머의 2차측의 고전압 레벨의 출력단자에 각각 접속되고, 상기 램프들의 제2 전극은 전기적으로 서로 직접 접속된다. 그리고, 두 개의 트랜스포머가 사용되는 경우에는 복수의 램프가 직접 연결되어 최전단 램프와 최후단 램프의 각 제1 전극들이 두

개의 트랜스포머의 2차측의 고전압 레벨 출력단자에 접속된다.

또한, 상기 복수의 트랜스포머의 2차측의 저전압 레벨의 출력단자는 상기 인버터 모듈내의 안정화 회로에 직접적으로 접속되어서, 상기 램프들의 전류 안정화를 위한 피드백 전류를 상기 안정화 회로로 제공한다. 그리고, 상기 복수의 램프들이 직렬 연결되는 경우, 상기 인버터 모듈로부터 상기 램프들로 제공되는 상기 교류신호는 서로 인접한 램프들에 서로 180도의 위상차를 갖도록 제공된다. 이와 달리, 상기 복수의 램프들의 제1 전극이 대응되는 트랜스포머로부터 각각 구동신호를 제공받고, 제2 전극이 서로 직접적으로 접속되는 경우, 상기 복수의 램프들의 각 제1 전극에는 사인파 교류신호의 1주기 즉, 360도를 램프의 개수로 나눈 값 만큼의 위상차를 갖도록 구동신호가 제공된다.

따라서, 상기 램프들의 각각의 제2 전극은 램프 개수와 관계없이 피드백 전류를 상기 안정화 회로에 제공하기 위하여 상기 인버터 모듈의 안정화 회로로 연장될 필요가 없기 때문에 RTH에 전혀 사용되지 않는다.

그러므로, 상기 백라이트 어셈블리에 채용되는 램프들의 전극선의 배선 구조가 단순화되어서 백라이트 어셈블리의 크기를 감소시킬 수 있을 뿐만 아니라 백라이트 어셈블리 및 백정 표시 장치의 제조 원가가 절감될 수 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

실시예 1

청구항 1

복수의 램프로 구성되어 광을 발생하기 위한 발광수단; 및

상기 발광수단으로부터 제공되는 광의 휘도를 향상시키기 위한 광조절수단을 포함하고,

상기 복수의 램프 각각은 두 개의 전극을 갖고, 상기 두 개의 전극은 적어도 하나의 인접한 램프의 전극과 직접 연결되는 전극을 포함하며, 외부로부터 제공되는 구동신호를 입력받는 전극을 선택적으로 구비하는 것을 특징으로 하는 백라이트 어셈블리.

청구항 2

제1항에 있어서, 상기 구동신호는 서로 다른 위상을 갖는 제1 및 제2 구동신호인 것을 특징으로 하는 백라이트 어셈블리.

청구항 3

제2항에 있어서, 상기 제1 및 제2 구동신호는 서로 180도의 위상차를 갖는 것을 특징으로 하는 백라이트 어셈블리.

청구항 4

제3항에 있어서, 상기 발광수단은 적어도 두 개의 램프를 포함하고, 상기 적어도 두 개의 램프는 서로 직렬 연결되며, 최전단 램프와 최후방 램프의 제1 전극은 각각 상기 제1 및 제2 구동신호를 입력받는 것을 특징으로 하는 백라이트 어셈블리.

청구항 5

제2항에 있어서, 직류성분의 외부 전원을 교류성분으로 변환하여 상기 서로 다른 위상을 갖는 제1 및 제2 구동신호를 발생하기 위한 구동수단을 더 포함하는 것을 특징으로 하는 백라이트 어셈블리.

청구항 6

제5항에 있어서, 상기 구동수단은 상기 제1 및 제2 구동신호를 각각 발생하기 위한 두 개의 트랜스포머로 구성되는 것을 특징으로 하는 백라이트 어셈블리.

청구항 7

제5항 또는 제6항에 있어서, 상기 구동수단은 상기 복수의 램프의 전류를 안정화하기 위한 안정화 회로를 더 포함하는 것을 특징으로 하는 백라이트 어셈블리.

청구항 8

제7항에 있어서, 상기 복수의 트랜스포머 각각의 2차측의 저전압측은 상기 안정화 회로에 연결되는 것을 특징으로 하는 백라이트 어셈블리.

청구항 9

제8항에 있어서, 상기 복수의 램프의 전류 안정화를 위한 피드백 전류는 상기 복수의 트랜스포머 각각의 2차측의 저전압측으로부터 상기 안정화 회로로 제공되는 것을 특징으로 하는 백라이트 어셈블리.

청구항 10

제1항에 있어서, 상기 구동신호는 상기 복수의 램프와 동일한 개수로 구성되는 것을 특징으로 하는 백라이트 어셈블리.

청구항 11

제10항에 있어서, 상기 구동신호는 서로 다른 위상을 갖는 적어도 N 개 (N 은 2보다 크거나 같은 정수)의 구동신호로 구성되는 것을 특징으로 하는 백라이트 어셈블리.

청구항 12

제11항에 있어서, 상기 N 개의 구동신호는 360도를 상기 복수의 램프의 개수로 나눈 값만큼의 위상차를 갖도록 제공되는 것을 특징으로 하는 백라이트 어셈블리.

청구항 13

제12항에 있어서, 상기 N 개의 구동신호의 각 위상의 합은 0인 것을 특징으로 하는 백라이트 어셈블리.

청구항 14

제11항에 있어서, 직류성분의 외부 전원을 교류성분으로 변환하여 상기 서로 다른 위상을 갖는 N 개의 구동신호를 발생하기 위한 구동수단을 더 포함하는 것을 특징으로 하는 백라이트 어셈블리.

청구항 15

제14항에 있어서, 상기 구동수단은 상기 발광수단을 구성하는 상기 복수의 램프의 개수와 동일한 개수의 트랜스포머로 구성되는 것을 특징으로 하는 백라이트 어셈블리.

청구항 16

제14항 또는 제15항에 있어서, 상기 복수의 램프의 전류 안정화를 위한 안정화 회로를 더 포함하는 것을 특징으로 하는 백라이트 어셈블리.

청구항 17

제16항에 있어서, 상기 복수의 트랜스포머 각각의 2차측의 저전압측은 상기 안정화 회로에 연결되는 것을 특징으로 하는 백라이트 어셈블리.

청구항 18

제17항에 있어서, 상기 복수의 램프의 전류 안정화를 위한 피드백 전류는 상기 복수의 트랜스포머 각각의 2차측의 저전압측으로부터 상기 안정화 회로로 제공되는 것을 특징으로 하는 백라이트 어셈블리.

청구항 19

복수의 램프로 구성되어 광을 발생하기 위한 발광수단 및 상기 발광수단으로부터 제공되는 광의 휘도를 향상시키기 위한 광조절수단을 갖는 백라이트 어셈블리; 및

상기 광조절수단의 상면에 위치하고 상기 광조절수단을 통해 상기 발광수단으로부터의 상기 광을 제공받아 영상을 디스플레이하기 위한 디스플레이 유닛을 포함하고,

상기 복수의 램프 각각은 두 개의 전극을 갖고, 상기 두 개의 전극은 적어도 하나의 인접한 램프의 전극과 직접 연결되는 전극을 포함하며, 외부로부터 제공되는 구동신호를 입력받는 전극을 선택적으로 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 20

제19항에 있어서, 상기 구동신호는 서로 다른 위상을 갖는 제1 및 제2 구동신호인 것을 특징으로 하는 액정 표시 장치.

청구항 21

제20항에 있어서, 상기 제1 및 제2 구동신호는 서로 180도의 위상차를 갖는 것을 특징으로 하는 액정 표시 장치.

청구항 22

제21항에 있어서, 상기 발광수단은 적어도 두 개의 램프를 포함하고, 상기 적어도 두 개의 램프는 서로 직렬 연결되며, 최전단 램프와 최후방 램프의 제1 전극은 각각 상기 제1 및 제2 구동신호를 입력받는 것을 특징으로 하는 액정 표시 장치.

청구항 23

제20항에 있어서, 직류성분의 외부 전원을 교류성분으로 변환하여 상기 서로 다른 위상을 갖는 제1 및 제2 구동신호를 발생하기 위한 구동수단을 더 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 24

제23항에 있어서, 상기 구동수단은 상기 제1 및 제2 구동신호를 각각 발생하기 위한 두 개의 트랜스포머로 구성되는 것을 특징으로 하는 액정 표시 장치.

청구항 25

제23항 또는 제24항에 있어서, 상기 구동수단은 상기 복수의 램프의 전류를 안정화하기 위한 안정화 회로를 더 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 26

제25항에 있어서, 상기 복수의 트랜스포머 각각의 2차측의 저전압측은 상기 안정화 회로에 연결되는 것을 특징으로 하는 액정 표시 장치.

청구항 27

제26항에 있어서, 상기 복수의 램프의 전류 안정화를 위한 피드백 전류는 상기 복수의 트랜스포머 각각의 2차측의 저전압측으로부터 상기 안정화 회로로 제공되는 것을 특징으로 하는 액정 표시 장치.

청구항 28

제19항에 있어서, 상기 구동신호는 상기 복수의 램프와 동일한 개수로 구성되는 것을 특징으로 하는 액정 표시 장치.

청구항 29

제28항에 있어서, 상기 구동신호는 서로 다른 위상을 갖는 적어도 N개(N은 2보다 크거나 같은 정수)의 구동신호로 구성되는 것을 특징으로 하는 액정 표시 장치.

청구항 30

제29항에 있어서, 상기 N개의 구동신호는 360도를 상기 복수의 램프의 개수로 나눈 값만큼의 위상차를 갖도록 제공되는 것을 특징으로 하는 액정 표시 장치.

청구항 31

제30항에 있어서, 상기 N개의 구동신호의 각 위상의 합은 0인 것을 특징으로 하는 액정 표시 장치.

청구항 32

제28항에 있어서, 직류성분의 외부 전원을 교류성분으로 변환하여 상기 서로 다른 위상을 갖는 N개의 구동신호를 발생하기 위한 구동수단을 더 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 33

제32항에 있어서, 상기 구동수단은 상기 발광수단을 구성하는 상기 복수의 램프의 개수와 동일한 개수의 트랜스포머로 구성되는 것을 특징으로 하는 액정 표시 장치.

청구항 34

제33항 또는 제33항에 있어서, 상기 복수의 램프의 전류 안정화를 위한 안정화 회로를 더 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 35

제34항에 있어서, 상기 복수의 트랜스포머 각각의 2차측의 저전압측은 상기 안정화 회로에 연결되는 것을 특징으로 하는 액정 표시 장치.

청구항 36

제34항에 있어서, 상기 복수의 램프의 전류 안정화를 위한 피드백 전류는 상기 복수의 트랜스포머 각각의 2차측의 저전압측으로부터 상기 안정화 회로로 제공되는 것을 특징으로 하는 액정 표시 장치.

청구항 37

제19항에 있어서, 상기 발광수단은 상기 광조절수단의 일측 단부에 접하여 위치하는 것을 특징으로 하는 액정 표시 장치.

청구항 38

제37항에 있어서, 상기 광조절수단은 상기 발광수단이 위치한 상기 일측 단부로부터 대향하는 다른 일측 단부로 진행할수록 그 두께가 얇아지는 쉘기형 도광판인 것을 특징으로 하는 액정 표시 장치.

청구항 39

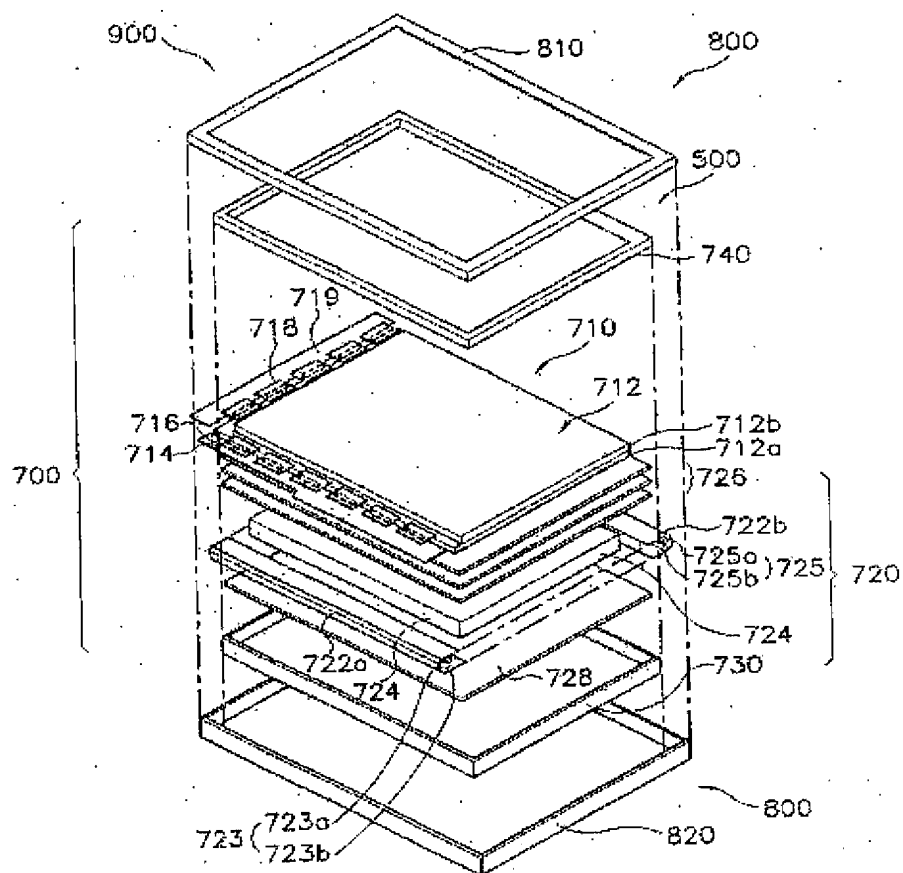
제19항에 있어서, 상기 발광수단은 상기 광조절수단의 양측 단부에 접하여 위치하고, 상기 광조절수단은 상기 발광수단이 위치하는 양측 단부의 두께가 동일한 예지형 도광판인 것을 특징으로 하는 액정 표시 장치.

청구항 40

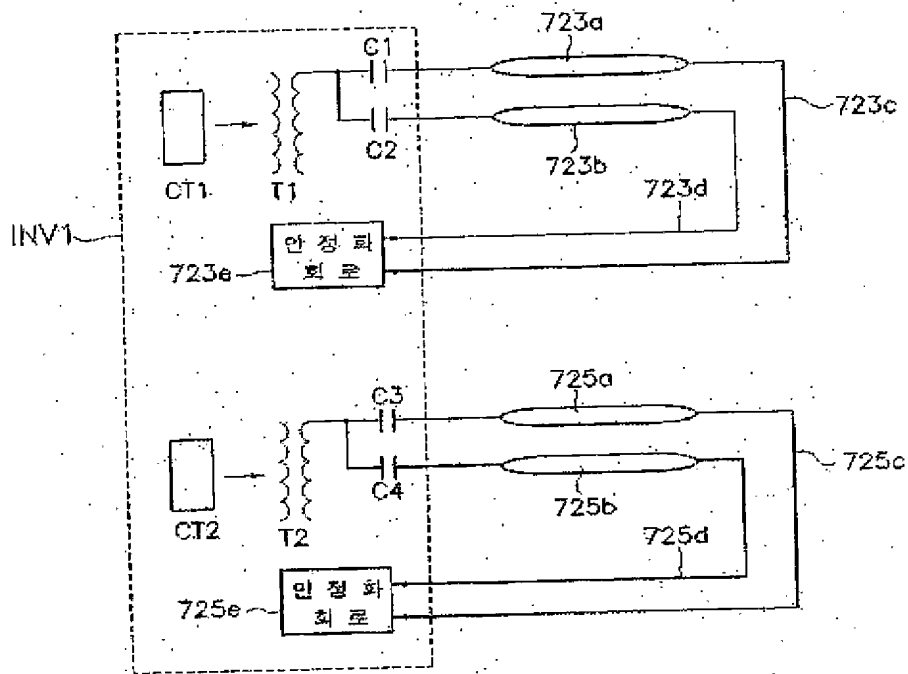
제19항에 있어서, 상기 발광수단은 상기 광조절수단의 하면에 위치하는 것을 특징으로 하는 액정 표시 장치.

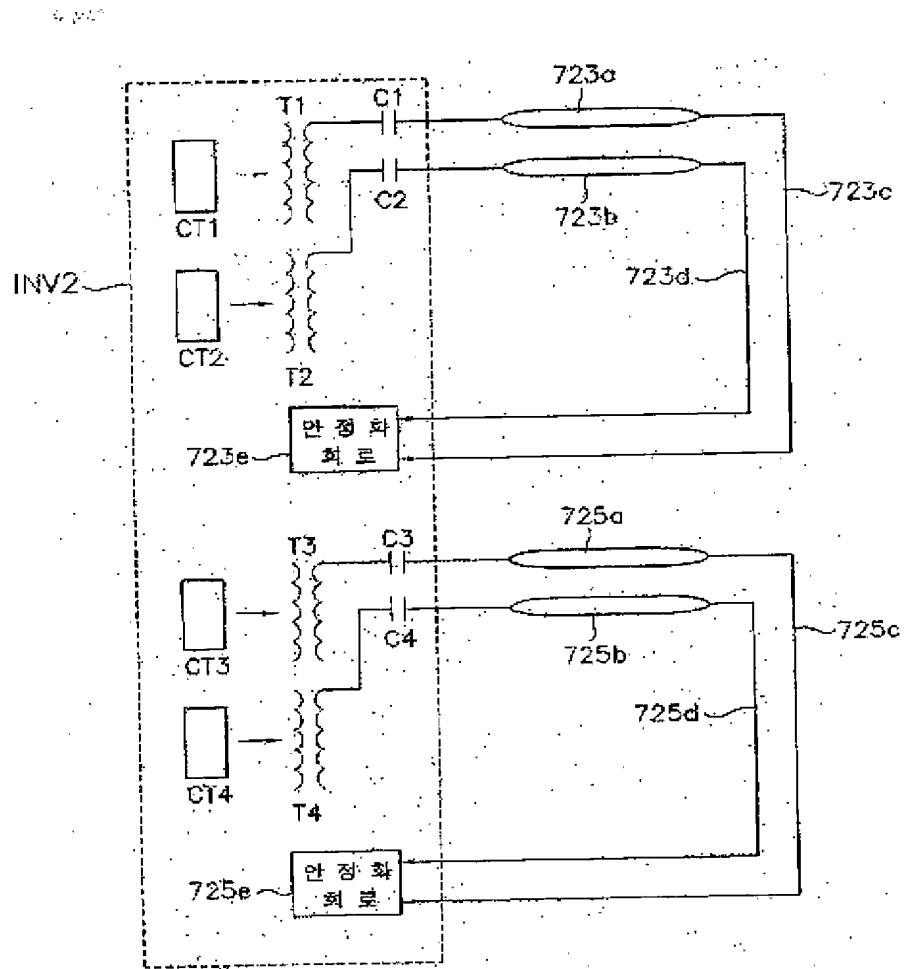
청구항 41

제40항에 있어서, 상기 광조절수단은 상기 발광수단으로부터 상기 디스플레이 유닛으로 제공되는 광의 휘도를 균일하게 하기 위한 복수개의 광학시트들인 것을 특징으로 하는 액정 표시 장치.

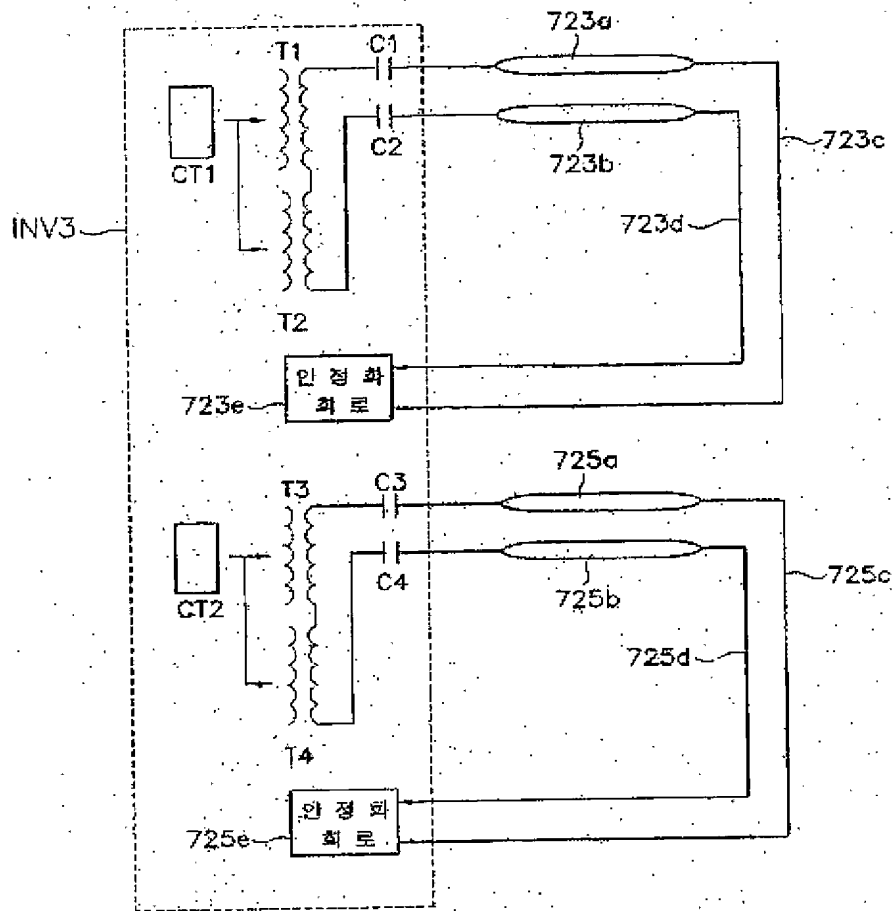


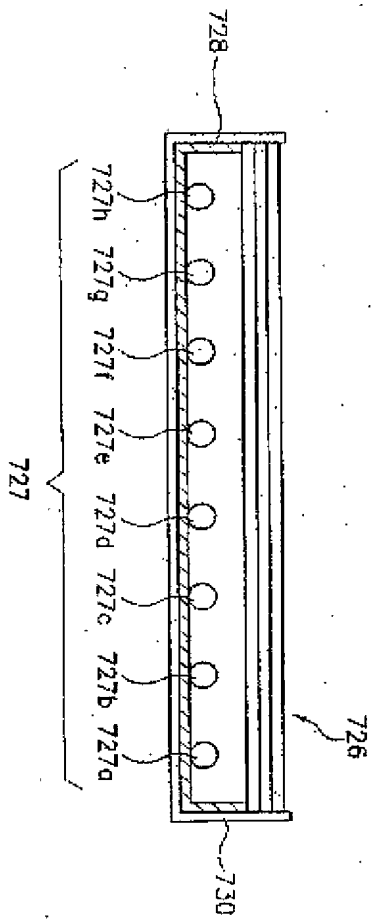
INV1

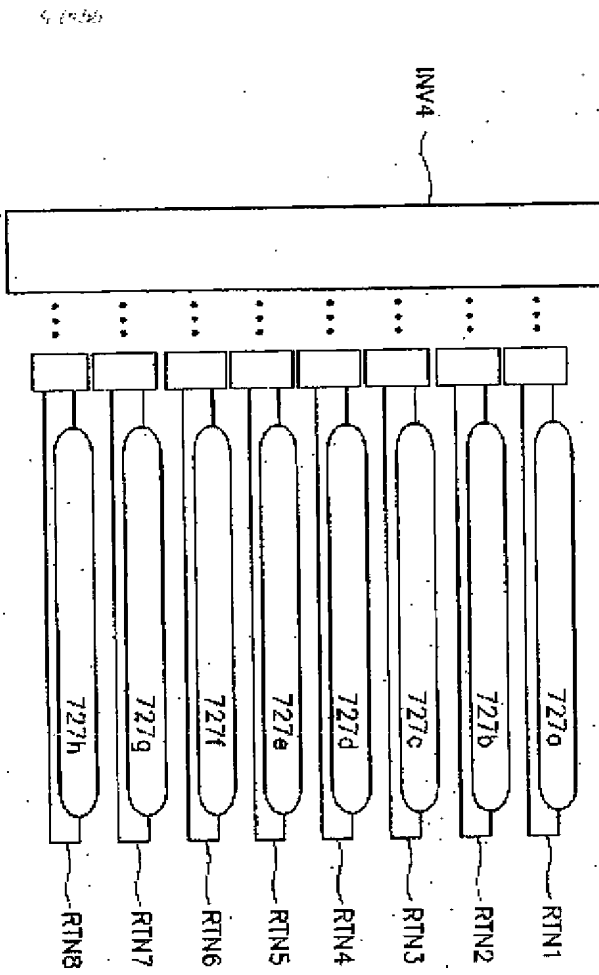


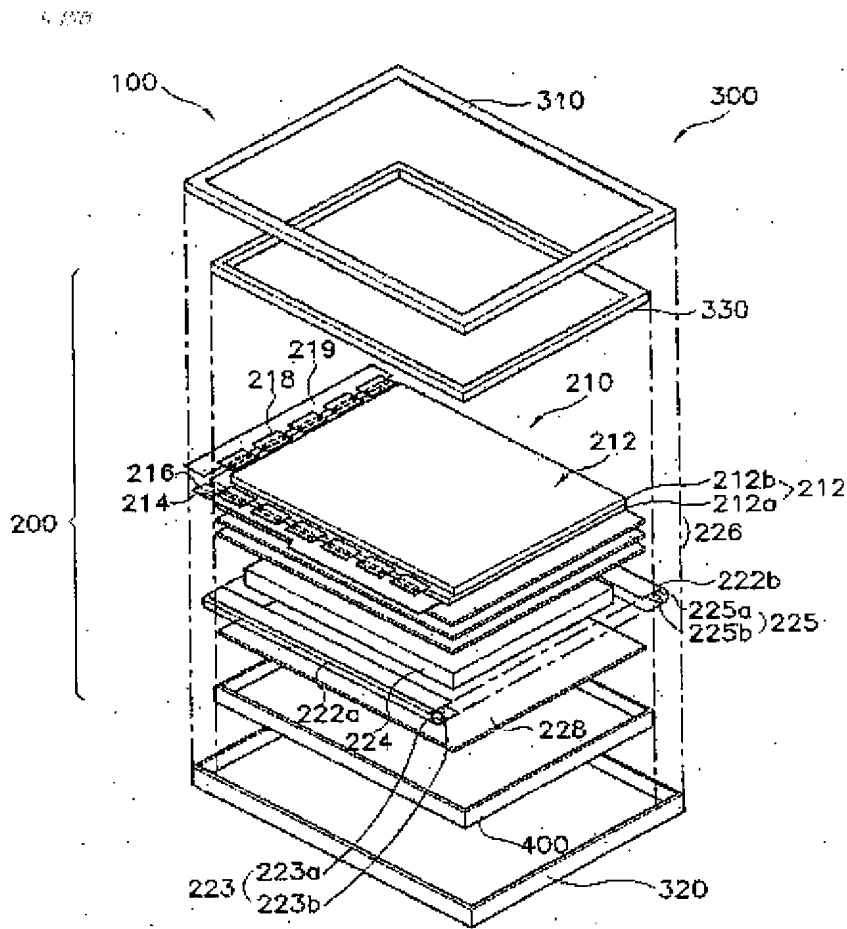


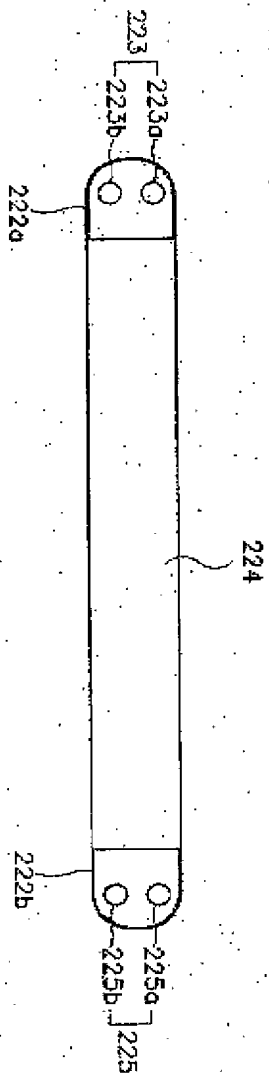
도 19



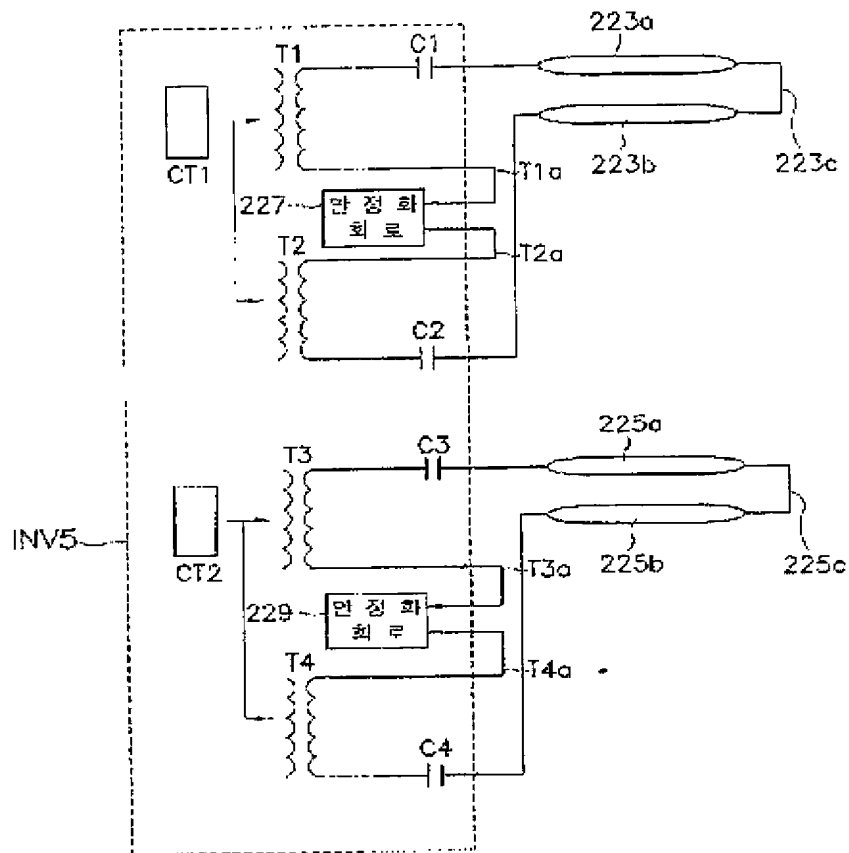








4.3.5



도 22

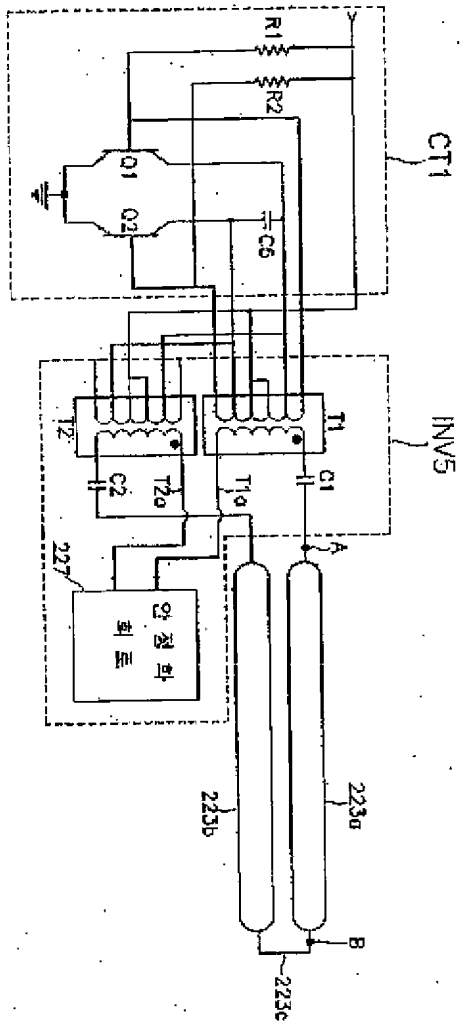


Fig. 11

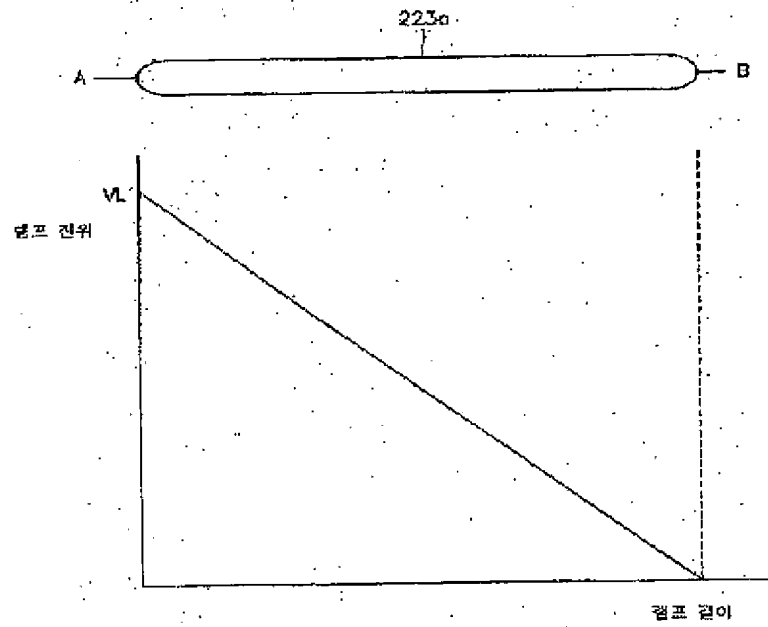
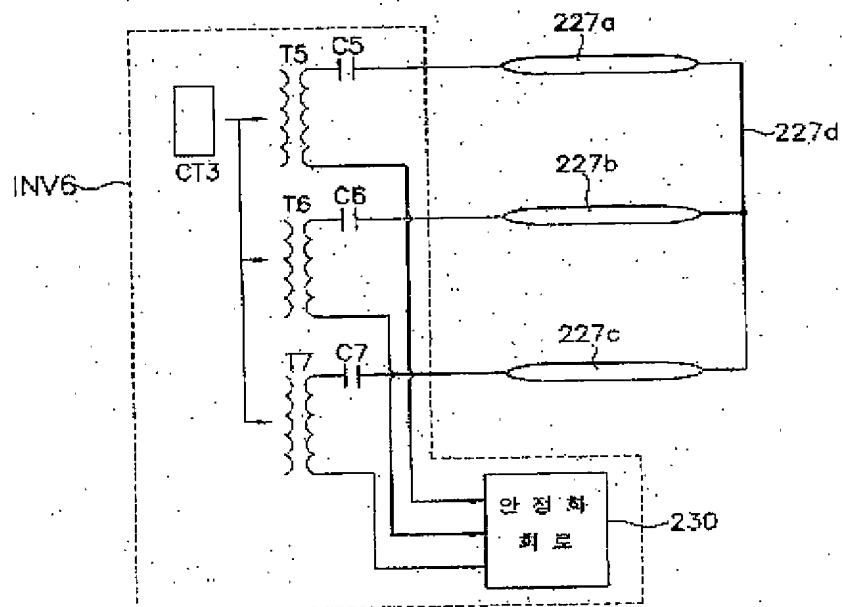
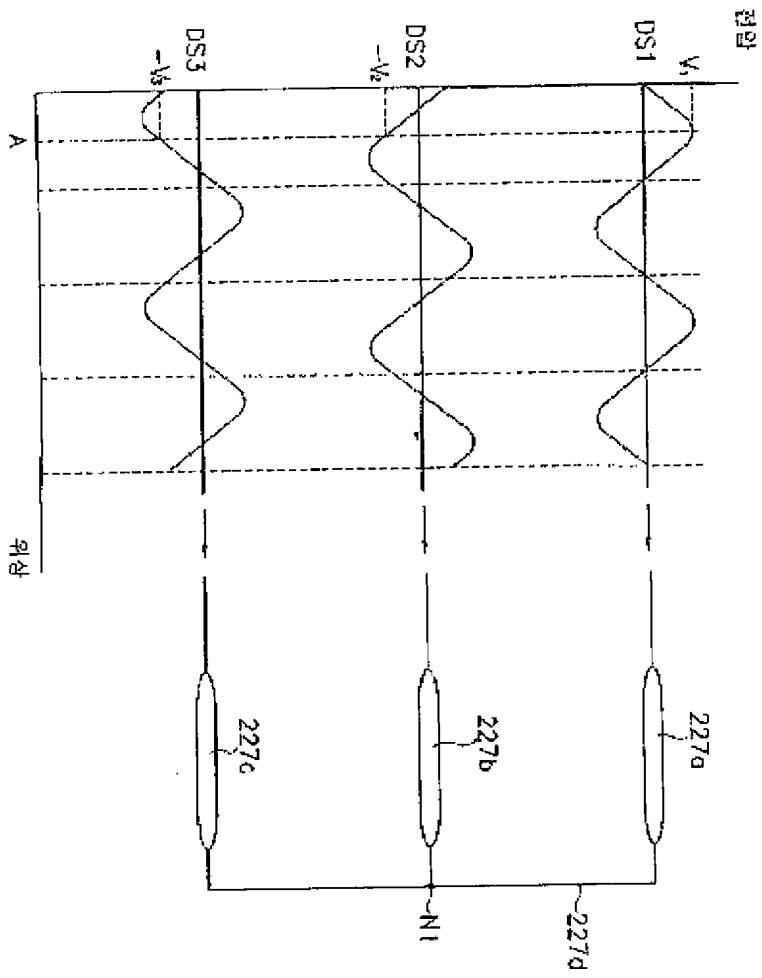
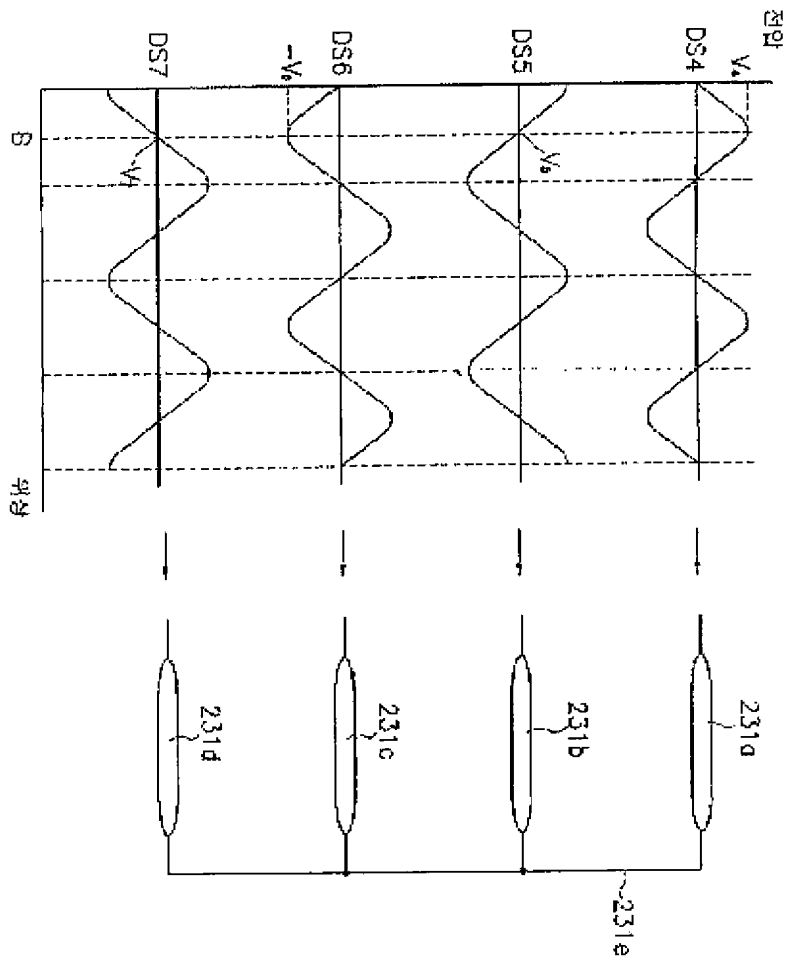


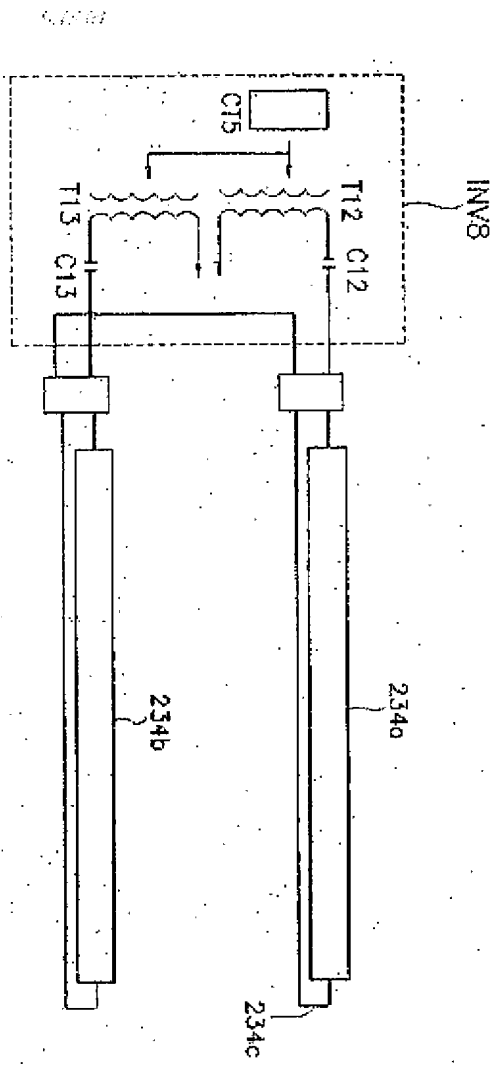
Fig. 12

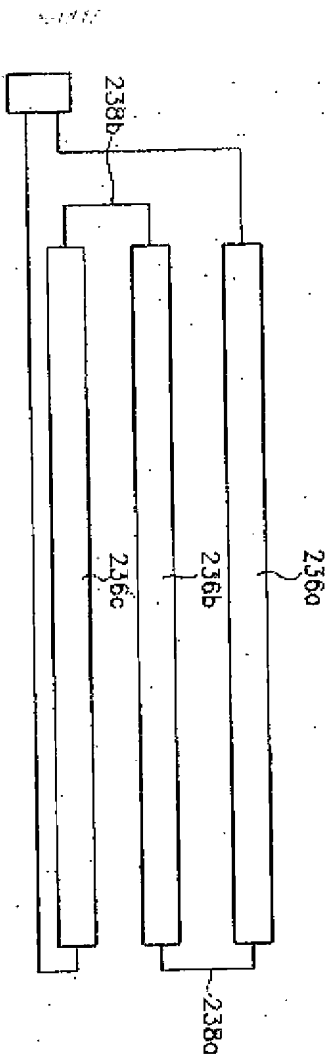




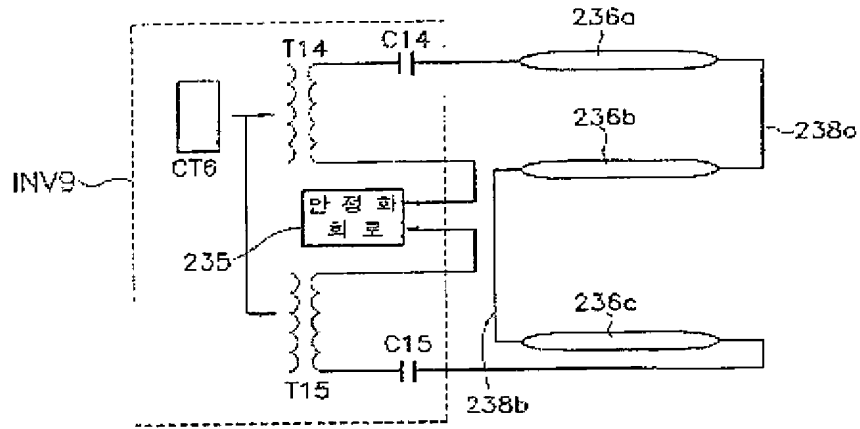


도 23

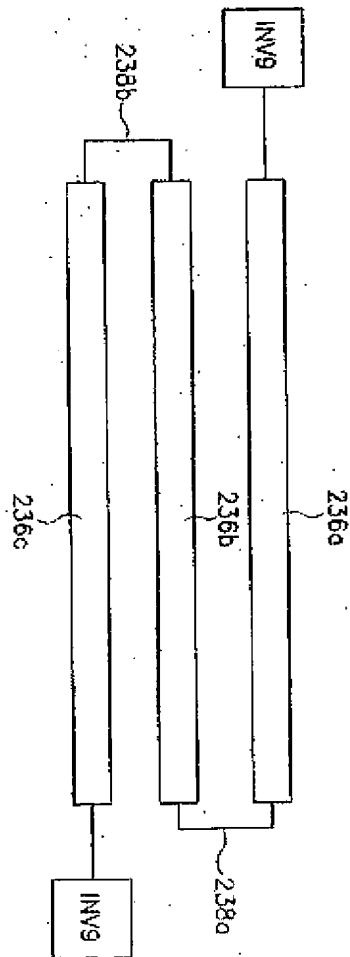


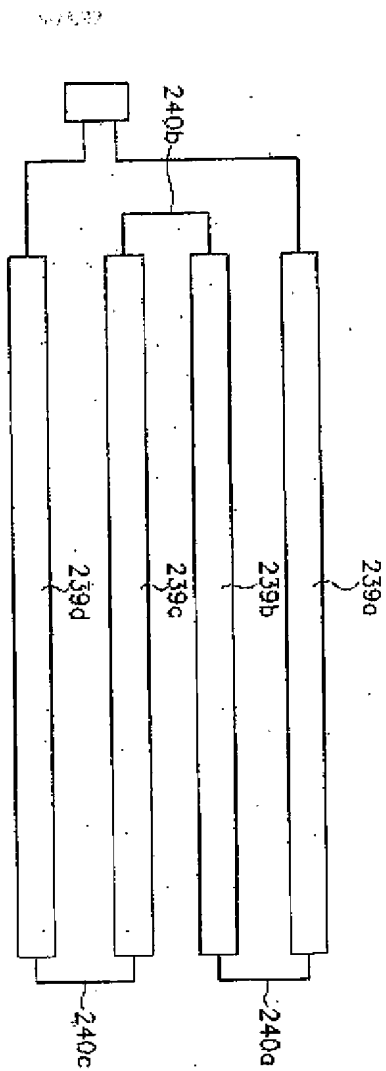


4. 27. 16

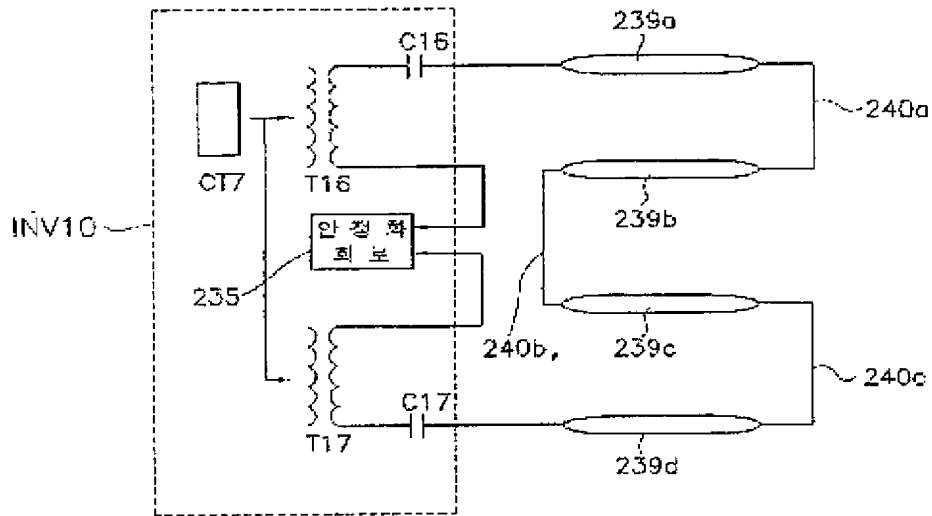


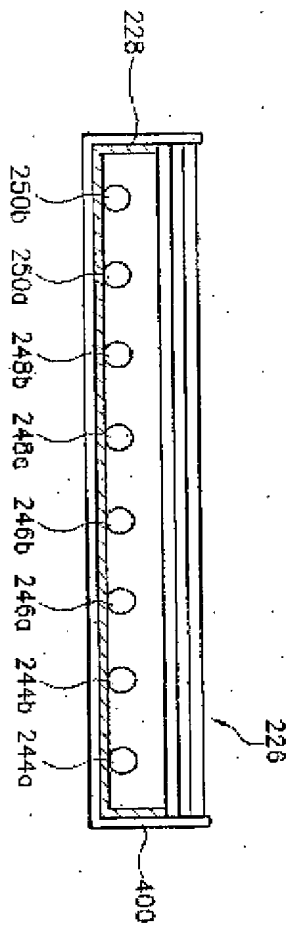
5. 27. 16

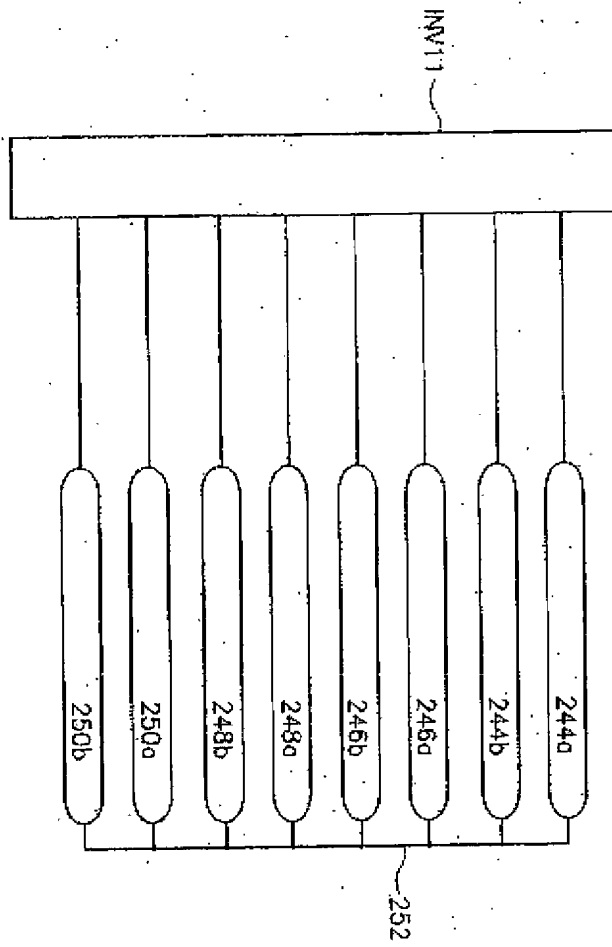




4/12/98







4. (5/25)

